

低電流フォトカプラにおいて コモンモードノイズ特性を最適化する LED電流制限抵抗の設計



White Paper

By: YEE Chee Weng, PENG Jia

概要

ACPL-x6xL製品シリーズは、非常に低いLED電流で動作するデジタル信号用フォトカプラです。信号レベルはCMOS/TTL互換であり、10MBdの通信速度に対応しています。フォトカプラのLED周りの配線は同相雑音除去特性(Common mode rejection, CMR)を悪化させる同相ノイズの通り道になります。微小なLED電流でも良好なCMR特性を得るために、LED電流制限抵抗を分割することによって、CMR特性を最適化する方法を説明します。

背景

同相ノイズは異なるグラウンド電位が存在するシステムで発生します。フォトカプラが使われる回路では、発光素子(LED)側と、出力回路側のグラウンド電位が異なります。どちらかの回路側のグラウンドがフローティングとなっている場合が典型的な例です。

ACPL-x6xL製品シリーズのCMRは、同相雑音除去能力を表しています。これは同相トランジェント除去(Common mode transient rejection, CMTR)とも呼ばれます。CMTRは、デバイスが耐えうる最大の同相電圧変化率(スルーレート)で表されます。単位はV/ μ S

です。CMTR仕様には測定時における同相電圧の変化量(VCM、単位V)も測定条件として含まれます。

同相ノイズは外部回路からフォトカプラの出力回路に侵入します。特に電磁ノイズが高い環境では正しい出力レベルを反転させる可能性があります。同相ノイズの侵入経路としては、導電性材料、寄生インダクタンス、浮遊容量などがあります。これらのなかで、同相ノイズは主に浮遊容量を介して侵入します。プリント基板上で高周波信号を接続しているパターンは浮遊容量を介してフォトカプラのLED入力ピンまたは出力ピンと結合し、同相ノイズ電流を発生させます。

同相ノイズによるトラブルの原因を突き止めることは多くの場合、困難な作業になります。回路レベル、システムレベル、あるいはアプリケーションレベルでも同相ノイズは発生するからです。しかし同相ノイズの発生源が特定できれば、デカップリングコンデンサやフィルタ、あるいはなんらかのシールドなどをシステムに追加することで処置することができます。

HVCMRの測定

図1はACPL-M61Lの高電圧同相雑音除去特性(Hi-voltage common mode rejection, HVCMR)を測定する回路です。V_{DD1}は送信側のLEDを点灯させるための電源です。電流制限抵抗R1とR2はそれぞれLEDのアノードとカソードに接続されています。このようにひとつだけの抵抗を使うより、2つの抵抗に分割して電流制限を行うことでCMR特性を向上させることができます。

出力側には、LEDの発光した光を検出するためのフォトダイオードが組み込まれています。フォトダイオードの信号は出力増幅器(AMP)によって増幅されます。V_{DD2}はフォトダイオードと出力増幅器からなる検出回路を駆動する電源です。V_{DD2}とGND₂に接続されているC1は電源ラインに含まれるノイズを取り除く働きをしています。同相電圧(V_{CM})は2つのグランドGND₁とGND₂の間に印加されます。

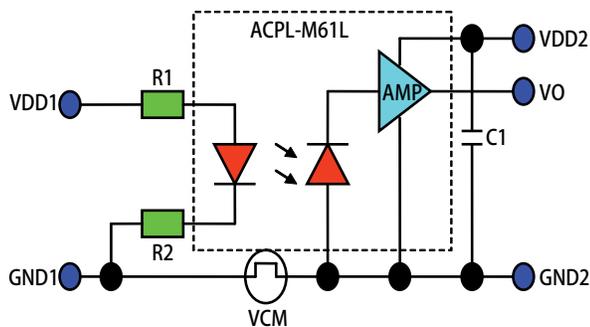


図1. HVCMR測定回路図

HVCMR測定波形

図2に2つのグランド間に印加されたVCM電圧波形を示します。この測定では出力に発生するVCMの影響によるグリッチ波形(好ましくない電圧変動)を観測します。VCMは所定の電圧振幅値(ΔVCM)と周期をもつパルス波形です。LEDが発光すると出力電圧はロジックLow電圧(VOL)になります。LEDの両端子をグランドレベルにすることによりフォトカプラの出力電圧はロジックHigh電圧(VOH)になります。

VCMの振幅は所定の値に固定します。そして電圧波形の立上りと立下りの速度を速めていきます。そして、出力電圧を観測します。LEDが消光している期間は出力電圧がロジックHigh電圧になっていなければならないはずですが、この電圧にディップ(落ち込み)が現れるまでこれを続けます。また、LEDが消光している間は出力電圧はロジックLow電圧になっていなければならないはずですが、ここに細い山なりの電圧波形が現れるまでこれを続けます。出力電圧のこのようなグリッチ電圧はVCMの立ち上がり時と立下り時に現れます。また、立ち上がりまたは立下りのどちらかでしか発生しない場合もあります。

VCM波形の2つのパラメータを調整することによりCMR特性を測定することができます。ひとつはVCMの立ち上がり時と立下りの傾きを減少させていき、グリッチ電圧が見えなくなるところで傾きを読み取る方法です。CMHは出力電圧がロジックHigh電圧(VOH)にあるときにグリッチ電圧波形が収まったときのVCMのスルーレートの読み取り値です。同様に、CMLは出力電圧がロジックLow電圧(VOL)にあるときにグリッチ電圧波形が収まったときのスルーレートの読み値です。スルーレートは式(1)で定義されます。もうひとつの方法は、VCMの振幅を減少させていき、同じように、グリッチが収まったときの傾きを読みとります。

$$\text{Slew Rate} = \frac{\Delta V_{CM}}{\Delta t} \text{ V}/\mu\text{S} \quad (1)$$

ΔVCM : 同相電圧振幅

Δt : 立上りまたは立下り過渡の時間幅

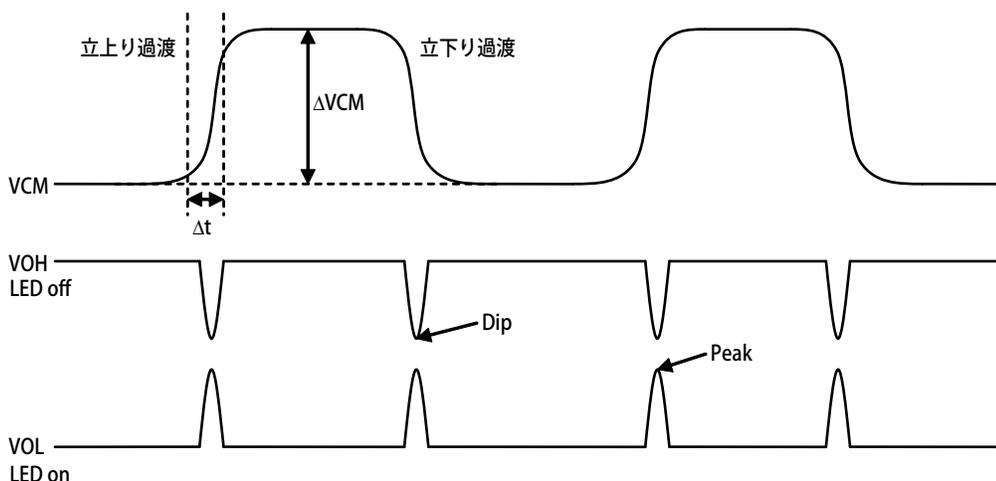


図2. CMR試験波形の立ち上がり波形と立下り波形

寄生容量の影響

図3はフォトプラ内の寄生容量をCanodeとCcathodeという2つのコンデンサで表した図です。CcathodeはCanodeにC_ratioファクタを乗じた容量を持ちます。CcathodeはCanodeより大きくなります。LEDのカソードとフォトダイオードのアノードは他の回路要素よりも大きな面積を持っています。また、これらの接地点(GND1とGND2)となっているリードフレームは他のリードフレームより大きく、他と比較して大きな寄生容量を持ちます。

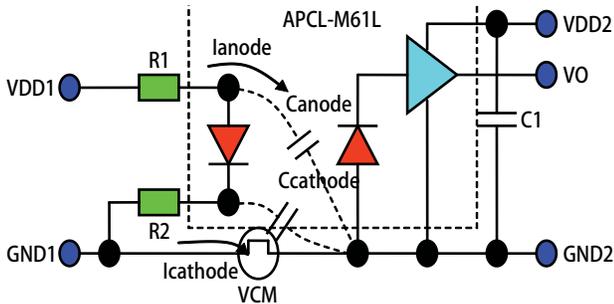


図3. HVCMR測定回路(寄生容量CanodeとCcathode)

一方、CanodeはLEDのアノード端子とフォトダイオードのアノード間の寄生容量を表しています。この部分のリードフレームの面積はCcathodeのそれよりも小さく、CanodeはCcathodeより小さくなります。C_ratioは式(2)で定義されます。

$$C_ratio = \frac{C_{cathode}}{C_{anode}} \quad (2)$$

CanodeはLEDのアノード回路部分とGND2間の寄生容量です。CcathodeはLEDのカソード回路部分とGND2間の寄生容量です。システムの直流信号成分にはこれらの寄生容量は何も影響をおよぼしませんが、交流信号成分に対しては、LED電流が漏れ出る径路になります。

通常、R1とR2は同じ値の抵抗を使うことが推奨されます。しかしCcathodeとCanodeは違う値をもつために、同相ノイズ電圧に対して同じ抵抗値では完全には、バランスさせることはできません。R1とR2の抵抗値を最適化することで完全にバランスさせることができます。

CcathodeはCanodeより大きな容量をもつために、CcathodeのインピーダンスはCanodeより小さくなります。AC動作時、これらの寄生容量を介して流れる漏れ電流にとって、フォトダイオードのアノードへの漏れ電流(lanode)となるより、カソードへの漏れ電流(lcathode)となる方が容易です。これらの電流を最小にするために、R1をLEDのアノード側に、R2をカソード側に設置します。R1とR2の比(Resistor_ratio)は式(3)で定義されます。

$$Resistor_ratio = \frac{R1}{R2} \quad (3)$$

ここで、R1はVDD1とLEDのアノード間に接続される電流制限抵抗です。R2はLEDのカソードとGND1の間に接続される電流制限抵抗です。

CMR特性とResistor_ratioの関係

5V電源動作時の特性

ACPL-M61Lの場合、Resistor_ratioの推奨値は図4の点線で示されるように、1.6です。この値でCanodeを介して流れるlanodeが最小になり、LEDのバイアス電流が最大になります。同様に、R2に流れる電流が寄生容量Ccathodeに流れる電流より多くなります。LEDバイアス電流が他に分流してしまう量を最小にするためにResistor_ratioを設定する必要があります。

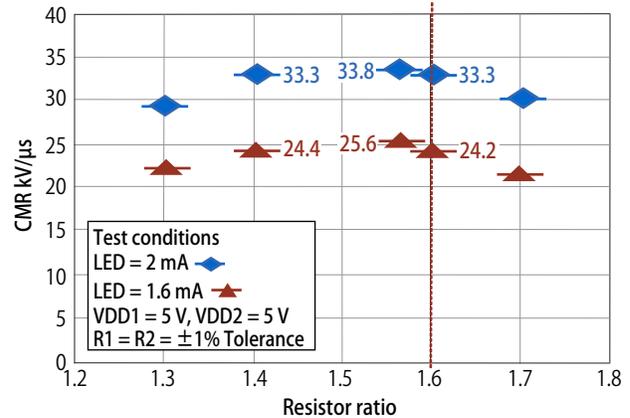


図4. CMR特性の対Resistor_ratio特性(R1とR2は1%誤差抵抗。(VDD1=5V, VDD2=5V))

図4においてLEDバイアス電流が2.0mA(◆)のとき、Resistor_ratioが1.4から1.6で33kV/μsを超えるCMRが得られています。1.6mAのバイアス電流(▲)においても24kV/μsという良好なCMR特性を維持しています。

$$R1 + R2 = R_{Total} \quad (4)$$

$$\frac{R1}{R2} = 1.6 \quad (5)$$

式(5)を式(4)に代入して、

$$R2 = \frac{R_{Total}}{2.6} \quad (6)$$

R1とR2は式(4)から式(6)を用いて計算できます。図4において、LED電流が2mAの場合(◆)はR1とR2には1.1kΩと680Ωをそれぞれ用い、1.6mAの場合(▲)には1.4kΩと910Ωを用いました。抵抗値精度が1%の抵抗を使うことを推奨します。プリント基板には効果的なシールドパターンを配置してEMIを最小にしますが、これは同時に良好なCMR特性を得るのにも効果的です。

図5には10%誤差抵抗を使った場合のCMR特性が示されています。R1とR2が同じ方向に誤差を持てばResistor_ratioは1.6に保たれるのでCMR特性は良好に保たれます。しかし誤差が逆の方向にあった場合(たとえばR1が-10%の誤差を持ち、R2が+10%の誤差を持った場合)にはCMR特性は悪化します。

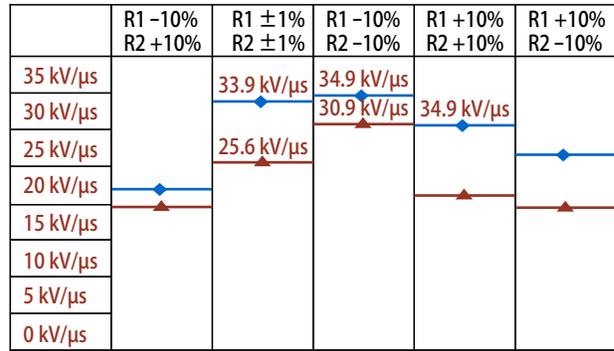
3.3V電源動作時の特性

1.6倍のResistor_ratio推奨値は3.3V電源動作時にも適用できます。図6にこの場合のCMR特性を示します。同図より、5V動作時に比べて広いResistor_ratio範囲で50kV/μsを超える良好なCMR特性を示すことがわかります。LED電流が1.6mAにおいてもほぼ同様なCMR特性を示します。

図7は5V電源動作時と同様に、3.3V電源動作時においてACPL-M61LのCMR特性が抵抗値の変化によってどのように変化するかを測定したものです。同図から、5V動作時と同様に抵抗値の変化がCMR特性に影響を与えることがわかります。この場合も、1%誤差抵抗を使えば、CMR特性の悪化を避けることができます。

結論

同相ノイズはフォトカプラの入出力間のグランドレベルが同一でない場合に発生します。このような同相ノイズ(これは電磁的干渉(EMI)の一種です)はシステムレベルで発生し、その根本原因を特定することは容易ではありません。ACPL-x6xLシリーズは非常に低いLED駆動電流で駆動した場合にも良好なCMR特性を示し、LED電流制限抵抗を分割することによってさらにこれを最適化することが可能です。



Test conditions : LED = 2 mA ◆ VDD1 = 5 V
LED = 1.6 mA ▲ VDD2 = 5 V

図5. CMRのR1とR2の誤差に対する変化 (VDD1=5V,VDD2=5V)

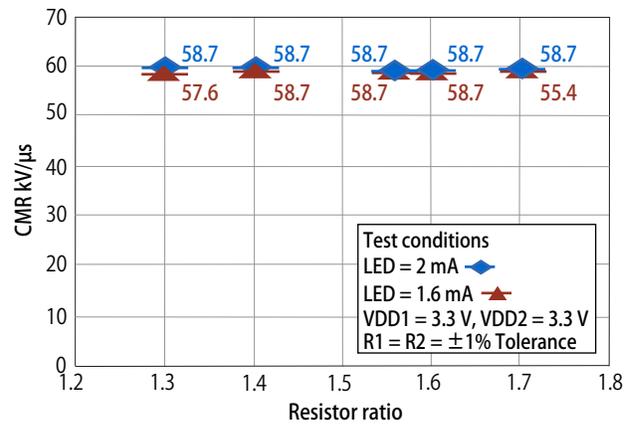
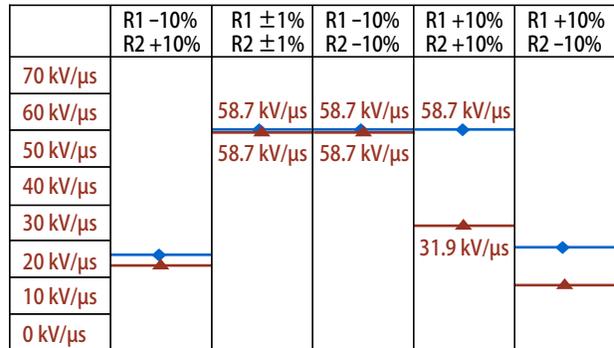


図6. CMRの対Resistor_ratio特性 (R1とR2は±1%誤差抵抗。 (VDD1=3.3V,VDD2=3.3V))



Test conditions : LED = 2 mA ◆ VDD1 = 3.3 V
LED = 1.6 mA ▲ VDD2 = 3.3 V

図7. CMRのR1とR2の誤差に対する変化 (VDD1=3.3V,VDD2=3.3V)

製品、販売代理店、その他の情報は当社のウェブサイトをご覧ください。 www.avagotech.co.jp

注:日本語データシート、アプリケーションノートは、版が古い場合がございます。最新の内容については、英語版をご参照ください。

Avago, Avago Technologies, Aのロゴ、および本紙記載の商標および登録商標は、米国をはじめとする各国におけるAvago Technologiesの所有に属します。 Copyright©2012 Avago Technologies. All rights reserved. AV02-3053JP - November 28, 2012

AVAGO
TECHNOLOGIES