

## 光絶縁型シグマ-デルタ変調器を使用した 高速かつ正確な過電流の検出

Wong Chee Heng (IC Design Engineer, Isolation Products Division) and Lim Shiun Pin (Technical Marketing Engineer, Isolation Products Division)

### はじめに

産業用モータの制御システムでは、システムが正しく動作するためにモータの位相、DC バス電流および電圧、トルク、方向、速度などの各種パラメータを検出およびフィードバックすることが不可欠です。近年の高精度、大出力、高速、複数軸、複数方向のトレンドの中において、こうした検出やフィードバックの重要性はますます高まりを見せています。エンコーダはモータのトルク、速度、および方向を測定し、シグマ-デルタ変調器は高精度、高線形性、高ダイナミック・レンジ、高速応答の電流・電圧検出を行います。従来、電流の検出にはカレント・トランス (CT) またはホール効果センサ (HES) が用いられてきましたが、これらのソリューションは大型かつ高価で、動作温度によっては精度が低下します。シャント抵抗をシグマ-デルタ変調器に直接接続することにより、小型で安価なソリューションを実現することができます。電流の最大値の範囲がシグマ-デルタ変調器の入力で最適な低電圧 (約  $\pm 50\text{mV}$  (ACPL-C799 の場合) または  $\pm 200\text{mV}$ ) に対応するように選択された抵抗値のシャント抵抗を相電流が流れます。このような低電圧では、シャント抵抗の全体を通じての電力損失は最小化されます。図 1 は、モータ制御システム内のシグマ-デルタ変調器による相電流の検出、ならびに DC バスの電圧と電流の検出を図示しています。

### 光絶縁型シグマ-デルタ変調器

モータ制御システムで最も高価なデバイスの一つは IGBT やパワー MOSFET など電力用半導体スイッチング・デバイスです。連続して高速にスイッチングを行うと、これらのパワー・デバイスは制御システム全体に想定外のノイズや高圧の過渡電圧を発生させます。この高周波の過渡電圧は、センシティブかつ高価なマイクロコントローラの正常な動作に影響する可能性があります。高度な光学絶縁技術との組み合わせにより、シグマ-デルタ変調器は、高いノイズ余裕度と優れたアイソレーション・モード過渡耐性を提供します。これらのシグマ-デルタ変調器は最小 0.5mm の絶縁物厚 (DTI) を持ち、確実な二重保護と高い動作電圧を提供し、フェイルセーフ設計に最適です。これによる卓越した絶縁性能は、0.03mm 程度の DTI しか持たない磁気や容量を利用するアイソレータよりも格段に優れています。

シグマ-デルタ変調器<sup>1,2,3,4</sup> は、二次のシグマ-デルタ・オーバーサンプリング変調器を用いて、アナログの入力信号を高速 1 ビット・データ・ストリームに変換します。変調器データの時間平均は、入力信号の電圧に正比例します。本ホワイト・ペーパーでは、光絶縁型シグマ-デルタ変調器 ACPL-796J および ACLP-C799 について具体的に解説します。

1. "ACPL-C799 Optically Isolated  $\pm 50\text{ mV}$  Sigma-Delta Modulator", pub-005830 Data Sheet, August 26, 2016
2. "ACPL-C797 Optically Isolated  $\pm 50\text{ mV}$  Sigma-Delta Modulator", AV02-2581EN Data Sheet, November 18, 2013
3. "ACPL-796J Optically Isolated Sigma-Delta Modulator", AV02-1670EN Data Sheet, March 6, 2015
4. "ACPL-798J Optically Isolated Sigma-Delta Modulator with LVDS Interface", AV02-4339EN Data Sheet, August 8, 2015

シグマ-デルタ変調器には、内部クロックを用いる方式と、クロックを外部から供給する方式の 2 種類があります。内部クロック方式では、絶縁バリアのプライマリ側（シグマ-デルタ変調器が配置されている側）に 10MHz または 20MHz の固定クロックが組み込まれています。クロック信号はデータと共に符号化され、絶縁バリアを越えて二次側へ結合され、そこでクロックとデータ信号の復号化が行われます。外部クロックを使用する方式では、二次側で 5 ~ 25MHz の周波数帯のクロック信号を受け取り、絶縁バリアを越えて結合されます。いずれの場合も、データは変調器の二次側でデジタル信号すなわち 1 と 0 の高速データ・ストリームに復号化されます。図 2 は、内部クロック方式および外部クロック方式のシグマ-デルタ変調器のブロック図を単純化して示しています。

図 1：シグマ-デルタ変調器を用いた出力相、DC バス電圧および電流検出

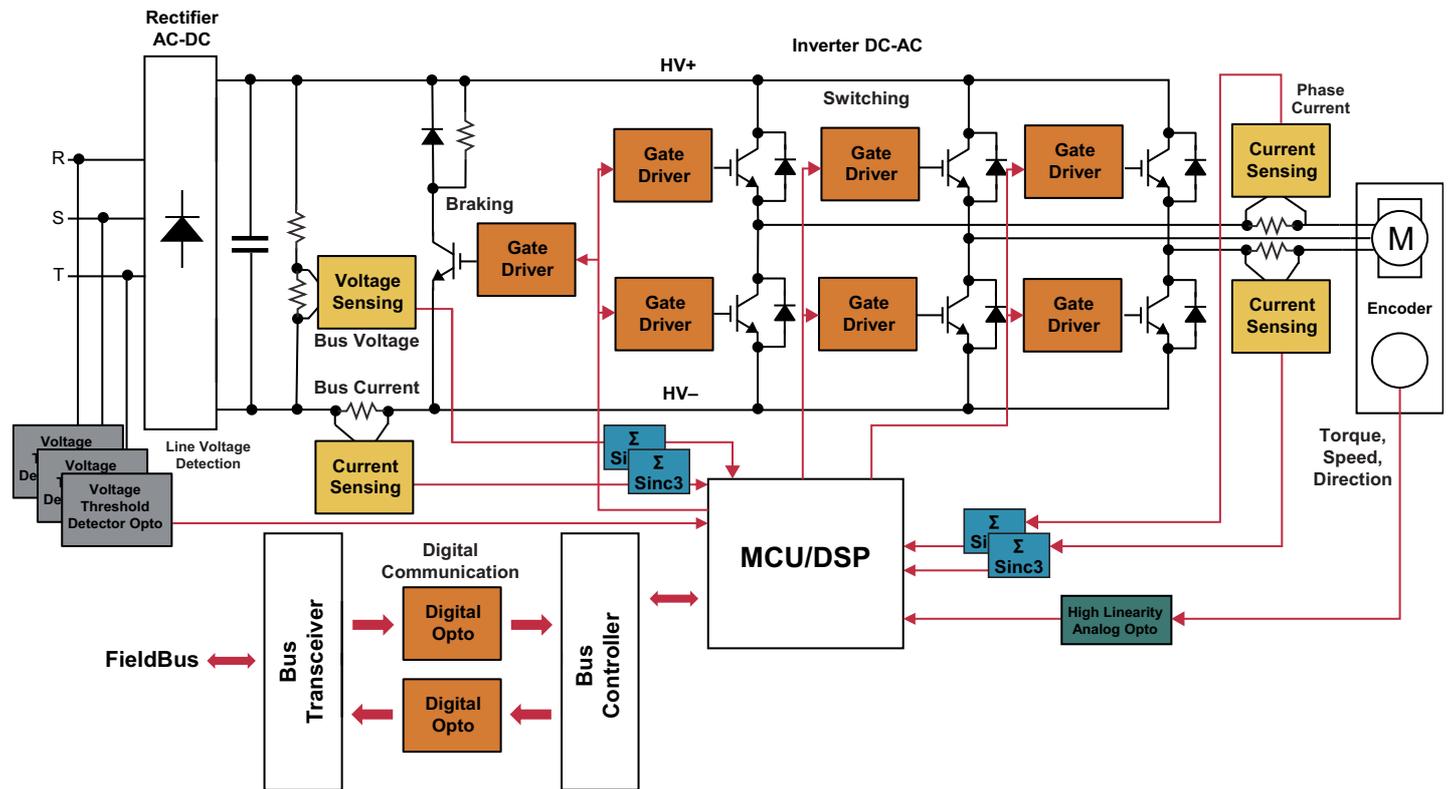
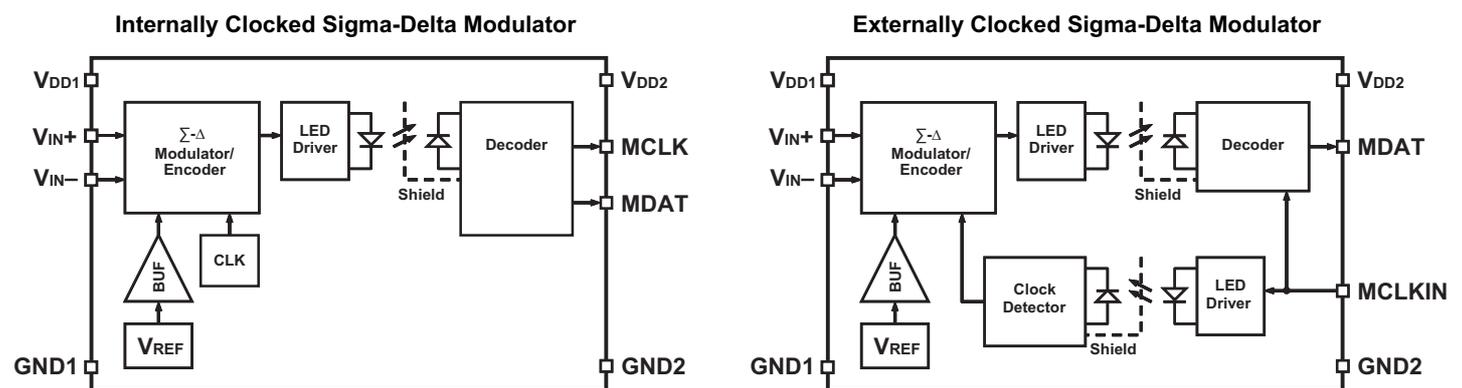


図 2：内部クロック方式および外部クロック方式のシグマ-デルタ変調器の簡略ブロック図



元のアナログ入力情報は、データ出力ではデジタルの 1 または 0 の密度によって表されます。入力電圧と、これに対応する変調器のデータ出力での 1 の密度の理想値および ADC コードを表 1 に示します。絶縁側で受信された変調器のデータは、次に、フィルタリングおよび変換のためプロセッサに送られます。必要な信号は、FPGA またはマイクロプロセッサに Sinc3 デシメーション・フィルタを実装することにより復元することができます。デシメーション・フィルタは、一般にデシメーション比と呼ばれる係数を用いることにより、オーバーサンプリングされたビット・ストリームを低い周波数に平準化（デシメーション = 間引き）します。より高いデシメーション比を選択することにより、高解像度の復元データを得ることができますが、フィルタの遅延時間も大きくなります。

表 1: シグマ-デルタ変調器の入力電圧と、これに対応するデータ出力での 1 と 0 の密度および ADC コード

アナログ入力	ACPL-796J 入力電圧 (±50mV)	ACPL-C799 入力電圧 (±200 mV)	1 の密度	0 の密度	ADC コード (16 ビット 無符号デシメーション)
フルスケールの範囲	640mV	160mV	—	—	—
+ フルスケール	+320mV	+80mV	100%	0%	65,535
+ 推奨入力範囲	+200mV	+50mV	81.25%	18.75%	53,248
ゼロ	0mV	0mV	50%	50%	32,768
- 推奨入力範囲	-200mV	-50mV	18.75%	81.25%	12,288
- フルスケール	-320mV	-80mV	0%	100%	0

## 過電流の高速検出

IGBT における過電流や短絡状態は、相 - 相間の短絡、グラウンド短絡、貫通電流などによって発生します。一般的に、IGBT は  $10\mu\text{s}$ <sup>5</sup> までは故障することなく短絡に耐えることができます。この時間内に、フォルト信号を発生させてマイクロコントローラに通知し、システム内で即時にシャットダウン機能を起動する必要があります。一つの方法は、シグマ-デルタ変調器による相電流のデータから直接に、過電流を検知する方法です。通常は、シグマ-デルタ変調器の出力データから相電流について高分解能の測定値を得るには、より長時間の後処理が必要になります。結果的に、制御システム全体を時間内にシャットダウンさせるには、過電流の検知が間に合わない可能性があります。

ある方式<sup>6</sup>では、2 系統の Sinc3 フィルタを用いています。片方のフィルタでは高分解能を得るためデシメーション比 256 を用い、もう片方では過電流の高速検出を目的にデシメーション比 32 を用いています。クロック周波数 20MHz では、デシメーション比 256 では約  $12.8\mu\text{s}$ 、デシメーション比 32 では  $1.6\mu\text{s}$  のフィルタ遅延時間を一般的に必要とします。フィルタ遅延に加え、シグマ-デルタ変調器における処理および絶縁バリアを越える際の遅延のため、さらに  $0.5\mu\text{s}$  を考慮する必要があります。低デシメーション比の Sinc3 フィルタの代わりに、単純なフォルト検出ロジック・ブロックを用いることにより、さらに応答時間を短縮することも可能です。この方法では、連続 N ビットの 1 または 0 をあらかじめプログラムしておき、後処理や変換を行うことなく、シグマ-デルタ変調器のデータ出力から直接このパターンを検出します。図 3 および図 4 では、この実現方法を図解します。

5. J. Li, R. Herzer, R. Annacker, B. Koenig, "Modern IGBT/FWD Chip Sets For 1200 V Applications," Semikron Elektronik GmbH, 2007.

6. "Safe and Accurate Isolated Current Sensing in Motor Control using Optically Isolated Sigma-Delta Modulators", AV00-0278EN Technical Note, December 18, 2013

図 3： ACPL-796J の出力データは、FPGA 内で独立したバスに接続  
(高分解能変換用および高速検出用)

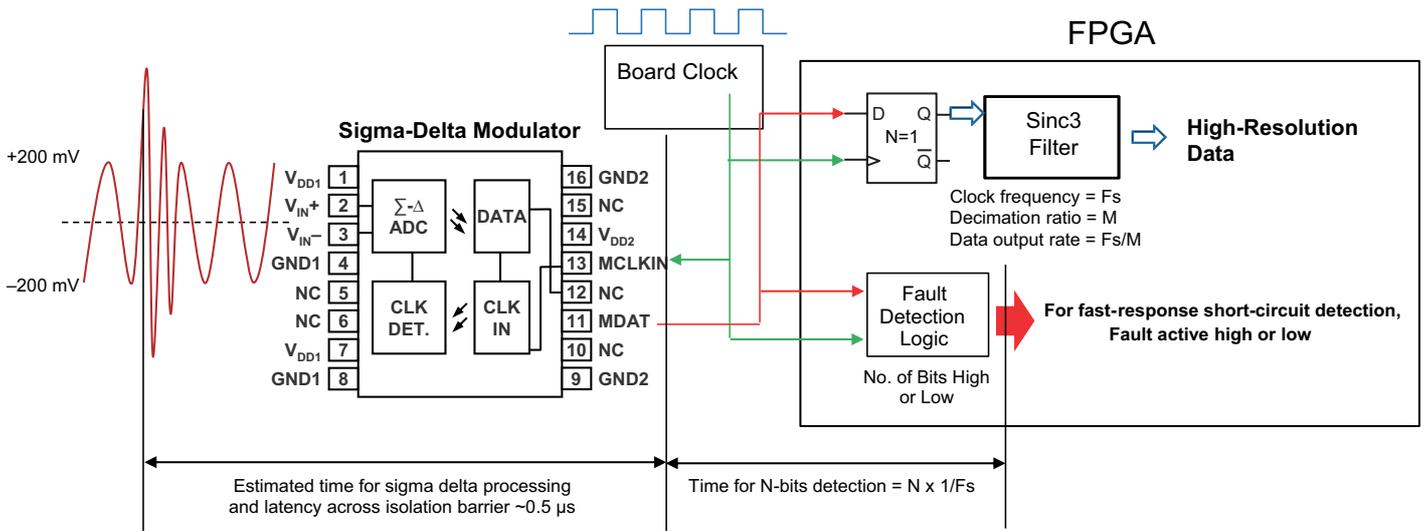
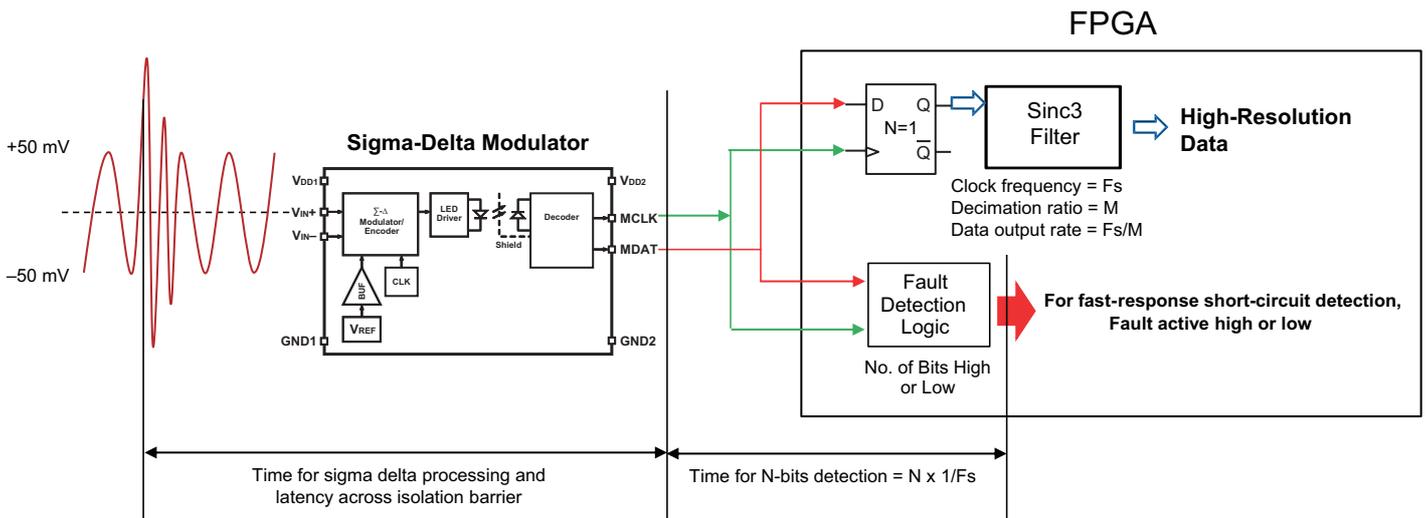


図 4： ACPL-C799 の出力データは、FPGA 内で独立したバスに接続  
(高分解能変換用および高速検出用)



FPGA またはマイクロコントローラへのフォルト検出ロジックの実装は簡単です。一つの方法は、N 列の D タイプのフリップフロップを実装する方法です。N 個のフリップフロップからの出力は、N ビットの High の検出のため AND ゲートに接続され、N ビットの Low の検出のため NOR ゲートに接続されます。連続した High または Low ビットのストリームの先頭ビットが最後のフリップフロップ (n=N) に到達すると、連続した N ビットの論理 1 (High) のために AND ゲートの出力は 1 になります。同様に、連続した N ビットの論理 0 (Low) が検出されると、NOR ゲートの出力は High になります。これは、マイクロコントローラにフォルト・フィードバックを提供します。20 ビットの連続した High によるフォルト検出ロジックを図 5 に、20 ビットの連続した Low によるフォルト検出ロジックを図 6 にそれぞれ示します。これを実証するため、ACPL-C799 Xilinx FPGA 評価ボードにフォルト検出ロジック・ブロックを実装し (図 7)、実際の応答時間を測定しました。

図 5： 20 ビットの連続した High に対応するフォルト検出ロジックの例

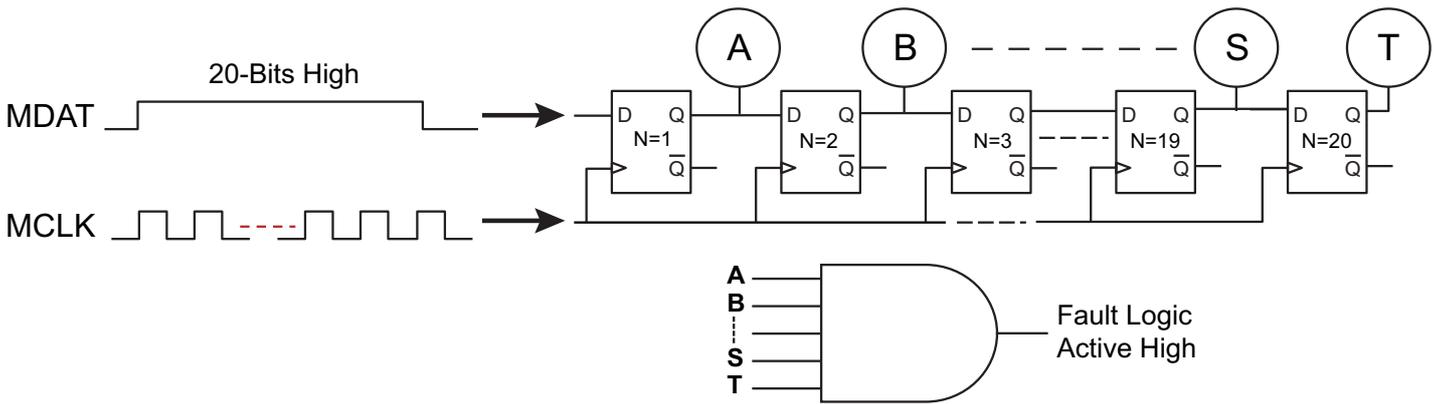


図 6： 20 ビットの連続した Low に対応するフォルト検出ロジックの例

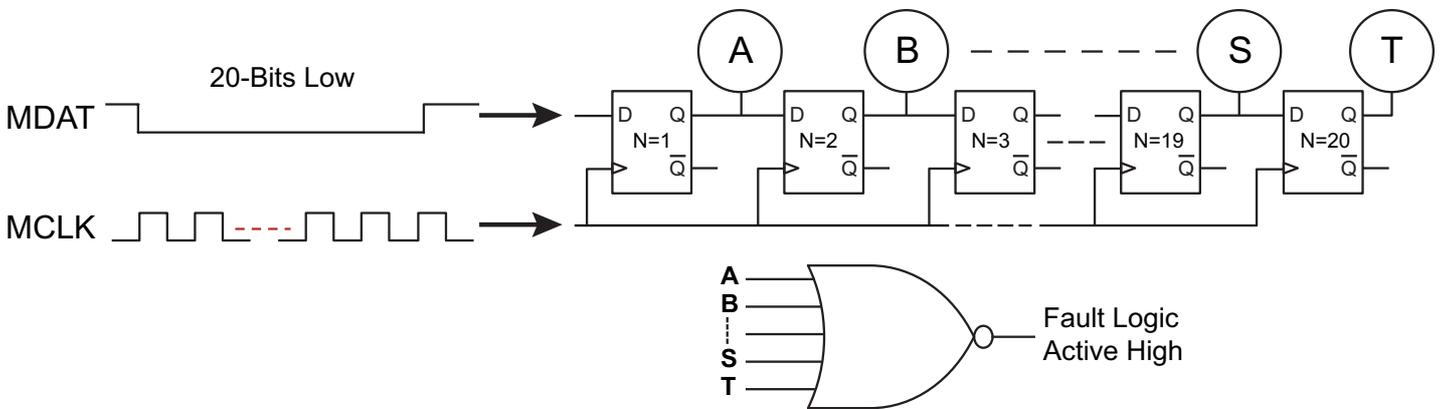
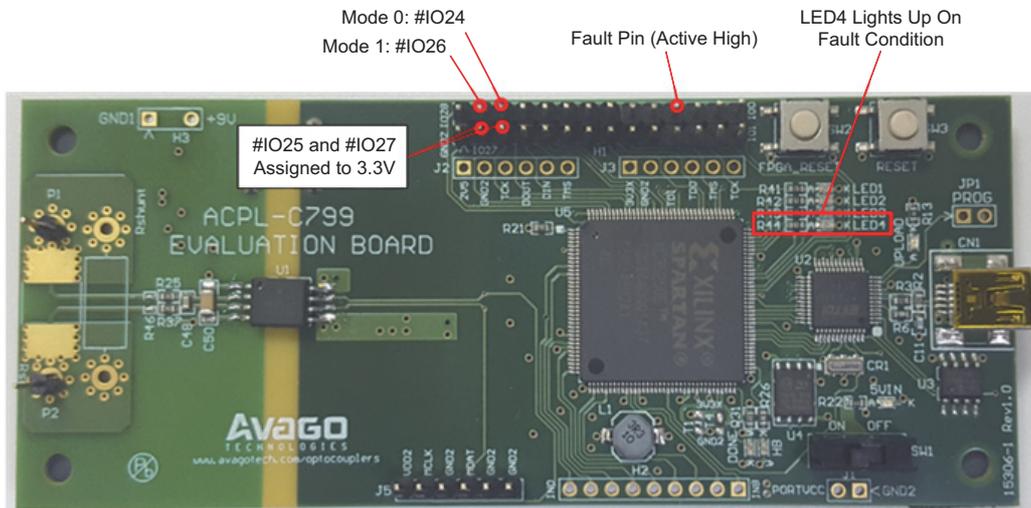


図 7： ACPL-C799 Xilinx FPGA 評価ボードに実装された過電流によるフォルトの検出回路

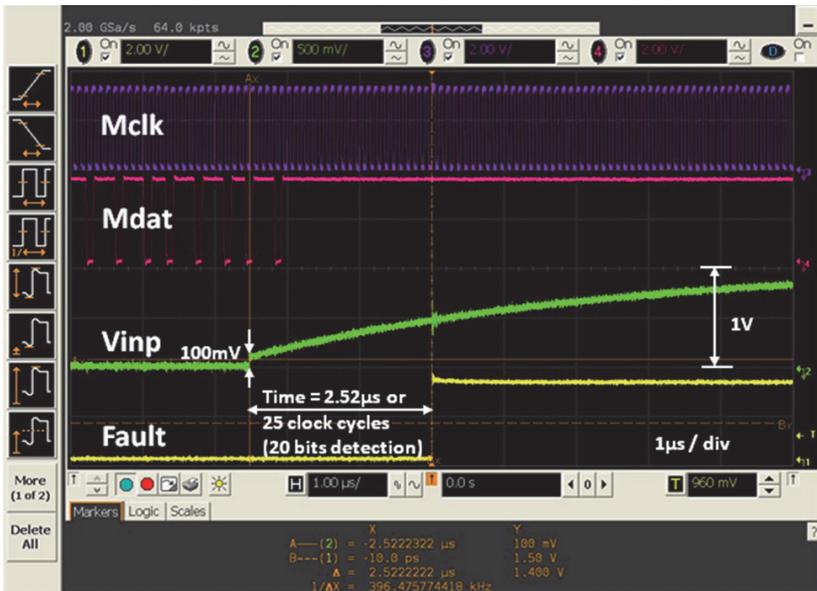


Mode (1:0)	Fault Detection
01	10-bits continuous low or high
10	15-bits continuous low or high
11	20-bits continuous low or high

表 1 に示した通り、論理 1 および 0 の密度はシグマ-デルタ変調器の入力における電圧レベルに比例します。ACPL-796J では +270mV、ACPL-C799 では +63mV の入力電圧レベルで、20 ビットの連続した論理 1 のストリームが検出されました。同様に、ACPL-796J では -270mV、ACPL-C799 では -63mV の入力電圧レベルで、20 ビットの連続した論理 0 のストリームが検出されます。シャント抵抗値を ACPL-796J では  $\pm 200\text{mV}$ 、ACPL-C799 では  $\pm 50\text{mV}$  のシグマ-デルタ変調器入力電圧範囲に対して適切な値に選択した場合、通常の下況下では出力にて High または Low が 20 ビット連続することはありません。一方、過電流が流れた場合は、入力電圧は電圧レベルの推奨範囲を超えて瞬時に上昇します。この時点で既に、連続した 20 個以上の High または Low ビットのストリームがシグマ-デルタ変調器の出力から送出されます。過電流が発生すると、この出力データを捉えたフォルト検出ロジックは即座に (ACPL-796J では  $1.54\mu\text{s}$  以内、ACPL-C799 では  $2.52\mu\text{s}$  以内) フォルト信号を送出します。

図 8 は、ACPL-C799 における 20 ビットの High の検出の実際の測定結果を示します。時間応答には 20 クロック周期 (周波数 10MHz) に加え、 $\Sigma\text{-}\Delta$  処理、絶縁バリア越えの遅延、およびフリップフロップでの遅延分として約 5 周期分の追加遅延が含まれています。

図 8 : ACPL-C799 にて 20 ビットの High が検出されるまでの応答時間 (実測値)



ACPL-796J では、さらなる応答時間の短縮が可能で、シグマ-デルタ変調器の入力電圧の範囲を  $\pm 50\text{mV}$  に最適化することにより  $1\mu\text{s}$  未満を実現可能です。過電流が発生すると入力電圧レベルは  $\pm 100\text{mV}$  を超えますが、これはシグマ-デルタ変調器の出力において 5 ビットの High または Low が連続的に検出されることに相当します。

ACPL-C799 では、15 ビットまたは 10 ビットの検出を使用すると、さらなる応答時間の短縮が可能です。ただし、入力電圧の使用範囲を小さくすると、通常使用において信号対ノイズ比 (SNR) が低下します。

表 2 は、さまざまな構成での N ビット検出 - 応答時間の関係と共に、一般的な使用における入力範囲の推奨値を示します。

表 2： N ビットの検出 vs 応答時間、および一般的な使用における推奨入力範囲

型名	連続した N ビットの High または Low	連続した N ビットの High または Low に対応する入力電圧	一般的な使用における推奨入力範囲	クロック周波数	応答時間 (実測値)
ACPL-796J	5 ビット	±100mV	±50mV	20MHz	773ns
	10 ビット	±205mV	±100mV		1.01μs
	15 ビット	±240mV	±200mV		1.36μs
	20 ビット	±270mV	±200mV		1.54μs
ACPL-C799	10 ビット	±47mV	±30mV	10MHz	1.39μs
	15 ビット	±57mV	±40mV		2.02μs
	20 ビット	±63mV	±50mV		2.52μs

## まとめ

過電流の発生に際しモータ制御システムを高速シャットダウンすることで、高価な半導体電力スイッチング・デバイスを致命的な損傷から保護することができます。光絶縁型シグマ-デルタ変調器は、実績ある高信頼のフェイルセーフ絶縁保護により高分解能の電流測定機能を提供するだけでなく、単一ビット・ストリーム出力データを単純な検出回路に直接送ることにより、高速応答型の過電流フォルト検知機能を簡単に追加することができます。その際、ハードウェア構成の変更や追加コンポーネントを必要としません。

Broadcom、パルス・ロゴ、Connecting everything、Avago Technologies、Avago、および A ロゴは、アメリカ合衆国、他の国々および / または EU における Broadcom および / または関連会社の商標です。

Copyright © 2018 by Broadcom. All Rights Reserved.

用語「Broadcom」は、Broadcom Limited. および / またはその子会社を指します。詳細は、[www.broadcom.com](http://www.broadcom.com) をご覧ください。

Broadcom は、信頼性、機能または設計を改善するために、本書の製品またはデータを通知なしに変更する権利を留保します。Broadcom によって提供される情報の正確さと信頼性には細心の注意を払っています。しかしながら、Broadcom は、この情報の適用または使用、あるいは本書に記載された製品または回路の適用または使用から生じるいかなる責任も負わず、特許権や他の権利によるいかなるライセンスも譲渡しません。

