

S-19310シリーズは、高耐圧CMOSプロセス技術を使用して開発した、高耐圧、低消費電流、リセット機能付きの正電圧ボルテージレギュレータです。

リセット機能の解除信号は、外付けコンデンサにより遅延時間を調整することができます。また、リセット機能の出力形態はNchオープンドレイン出力またはCMOS出力を選択可能です。

弊社では、お客様のご使用条件と弊社電源ICを用いた際の熱設計をサポートするため、「熱シミュレーションサービス」を提供しております。この熱シミュレーションサービスをご活用いただくことで、お客様の開発段階での熱設計におけるリスクの低減に貢献いたします。

また弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。詳細は、販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

レギュレータ部

- ・出力電圧 : 2.9 V ~ 5.3 V間において0.1 Vステップで選択可能
- ・入力電圧 : 3.0 V ~ 36.0 V
- ・出力電圧精度 : $\pm 2.0\%$ ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ドロップアウト電圧 : 240 mV typ. ($V_{\text{OUT(S)}} = 5.0 \text{ V}$, $I_{\text{OUT}} = 30 \text{ mA}$)
- ・出力電流 : 40 mA出力可能 ($V_{\text{IN}} = V_{\text{OUT(S)}} + 2.0 \text{ V}$)*1
- ・入力、出力コンデンサ : セラミックコンデンサが使用可能 (1.0 μF 以上)
- ・過電流保護回路を内蔵 : 出力トランジスタの過電流を制限
- ・サーマルシャットダウン回路を内蔵 : 検出温度160°C typ.

ディテクタ部

- ・検出電圧 : 2.6 V ~ $V_{\text{OUT(S)}} - 0.3 \text{ V}$ 間において0.1 Vステップで選択可能
- ・動作電圧 : Aタイプ : 1.8 V ~ 36.0 V
Bタイプ : 2.5 V ~ 36.0 V
- ・検出電圧精度 : $\pm 2.0\%$ ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ヒステリシス幅 "あり"/"なし" 選択可能 : "あり" : $5.0\% \leq V_{\text{HYS}} \leq 30.0\%$ ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
"なし" : $V_{\text{HYS}} = 0\%$
- ・解除遅延時間精度 : $\pm 20\%$ ($C_D = 3.3 \text{ nF}$, $T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・出力形態 : Nchオープンドレイン出力
CMOS出力

全体部

- ・消費電流 : 2.2 μA typ. ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・鉛フリー (Sn 100%)、ハロゲンフリー
- ・45 Vロードダンプ耐性あり
- ・AEC-Q100対応*2

*1. 大電流出力時には、ICの損失が許容損失を越えないように注意してください。

*2. 詳細は、販売窓口までお問い合わせください。

■ 用途

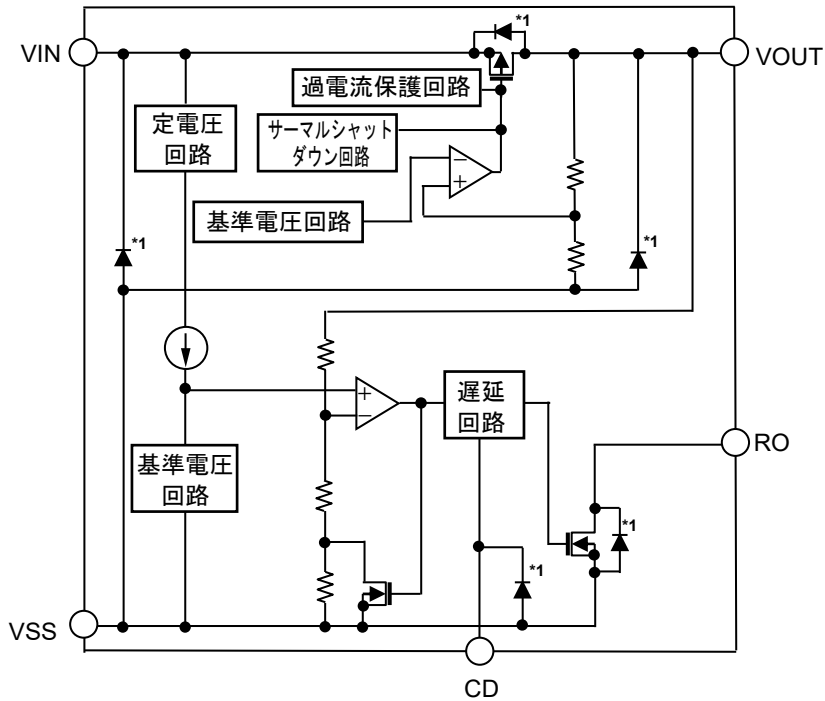
- ・車載用電装機器の定電圧電源およびリセット回路
- ・低電流のバッテリー駆動機器の電源およびリセット回路

■ パッケージ

- ・SOT-89-5
- ・HTMSOP-8
- ・SOT-23-5

■ ブロック図

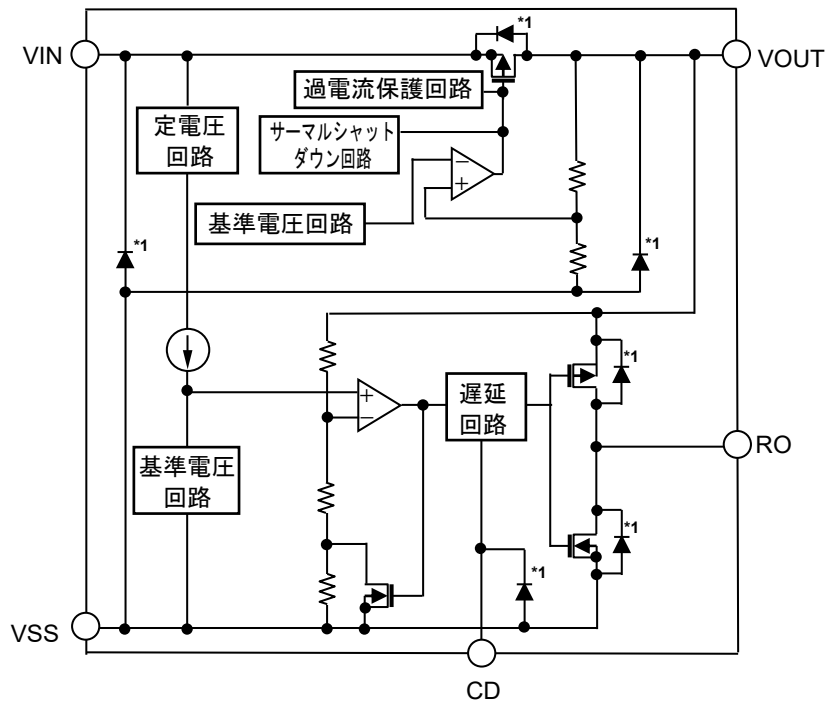
1. S-19310シリーズAタイプ



*1. 寄生ダイオード

図1

2. S-19310シリーズBタイプ



*1. 寄生ダイオード

図2

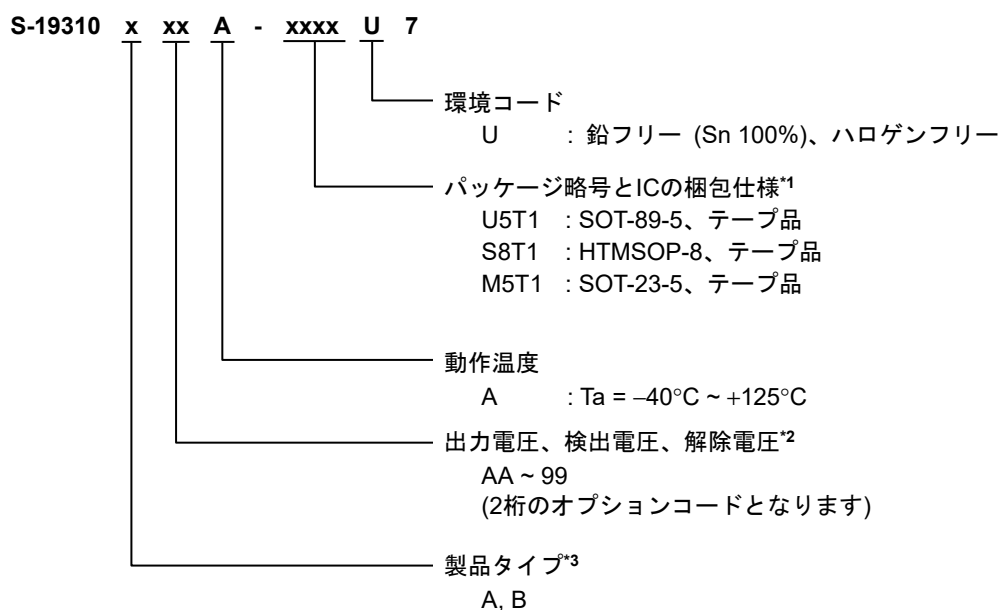
■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード1に対応しています。
AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

S-19310シリーズは、製品タイプ、出力電圧、検出電圧、解除電圧、パッケージ種別を用途により選択指定することができます。製品名における文字列が示す内容は "1. 製品名" を、パッケージ図面は "3. パッケージ" を参照してください。

1. 製品名



*1. テープ図面を参照してください。

*2. 出力電圧、検出電圧、解除電圧の組み合わせは販売窓口までお問い合わせください。

*3. "2. 製品タイプ別機能一覧"を参照してください。

- 備考1. 出力電圧 (V_{OUT}) は下記条件を満たす範囲で設定することができます。
- ・ 設定出力電圧 ($V_{OUT(S)}$) は100 mVステップ
 - ・ $-V_{DET(S)} + 0.3 \text{ V} \leq V_{OUT(S)} \leq 5.3 \text{ V}$
2. 検出電圧 ($-V_{DET}$) は下記条件を満たす範囲で設定することができます。
- ・ 設定検出電圧 ($-V_{DET(S)}$) は100 mVステップ
 - ・ $2.6 \text{ V} \leq -V_{DET(S)} \leq V_{OUT(S)} - 0.3 \text{ V}$
3. 解除電圧 ($+V_{DET}$) は下記条件を満たす範囲で設定することができます。
解除電圧設定可能範囲について、図3に示します。
- ・ 設定解除電圧 ($+V_{DET(S)}$) は100 mVステップ
 - ・ $5.0\% \leq V_{HYS} \leq 30.0\%$
 - ・ $V_{OUT(S)} \times 0.98 - 45 \text{ mV} > +V_{DET(S)} \times 1.02$

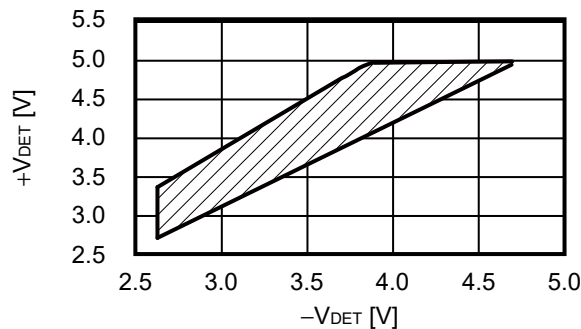


図3 解除電圧設定可能領域

なお、 V_{OUT} と $+V_{DET}$ の差が小さい場合、 V_{OUT} の変動により検出状態から解除状態に移さない可能性があります。電圧設定の際には、過渡応答特性をご検討の上決定してください。ヒステリシス幅 "なし" を選択した場合、 $+V_{DET} = -V_{DET}$ となります。

2. 製品タイプ機能別一覧

表1

製品タイプ	RO端子出力形態	RO端子出力論理
A	Nchオープンドレイン出力	アクティブ "L"
B	CMOS出力	アクティブ "L"

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
SOT-89-5	UP005-A-P-SD	UP005-A-C-SD	UP005-A-R-SD	-
HTMSOP-8	FP008-A-P-SD	FP008-A-C-SD	FP008-A-R-SD	FP008-A-L-SD
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD	-

■ ピン配置図

1. SOT-89-5

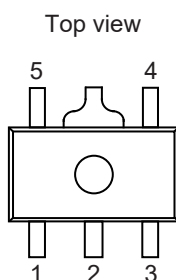


図4

表3

端子番号	端子記号	端子内容
1	CD	遅延時間調整コンデンサ接続端子
2	VSS	GND端子
3	VIN	電圧入力端子
4	VOOUT	電圧出力端子
5	RO	リセット出力端子

2. HTMSOP-8

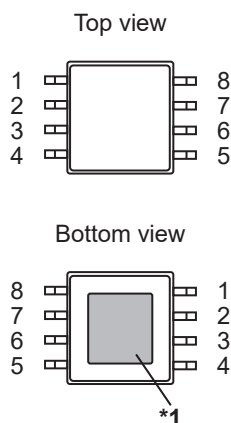


図5

表4

端子番号	端子記号	端子内容
1	NC*2	無接続
2	VOOUT	電圧出力端子
3	RO	リセット出力端子
4	NC*2	無接続
5	CD	遅延時間調整コンデンサ接続端子
6	VSS	GND端子
7	NC*2	無接続
8	VIN	電圧入力端子

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。ただし、電極としての機能には使用しないでください。
- *2. NCは電氣的にオープンを示します。
そのため、VIN端子またはVSS端子に接続しても問題ありません。

3. SOT-23-5

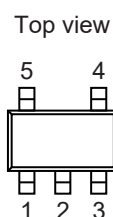


図6

表5

端子番号	端子記号	端子内容
1	RO	リセット出力端子
2	VSS	GND端子
3	VOOUT	電圧出力端子
4	VIN	電圧入力端子
5	CD	遅延時間調整コンデンサ接続端子

■ 絶対最大定格

表6

(特記なき場合 : Ta = +25°C)

項目	記号	絶対最大定格	単位
入力電圧	V _{IN}	V _{SS} - 0.3 ~ V _{SS} + 45.0	V
出力電圧	V _{OUT}	V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 7.0	V
RO端子電圧	Nchオープンドレイン出力	V _{RO}	V _{SS} - 0.3 ~ V _{SS} + 45.0
	CMOS出力		V _{SS} - 0.3 ~ V _{OUT} + 0.3 ≤ V _{SS} + 7.0
CD端子電圧	V _{CD}	V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 7.0	V
出力電流 (レギュレータ部)	I _{OUT}	52	mA
出力電流 (ディテクタ部)	Nchオープンドレイン出力	I _{RON}	20
	CMOS出力	I _{RON}	20
		I _{ROP}	-20
ジャンクション温度	T _j	-40 ~ +150	°C
動作周囲温度	T _{opr}	-40 ~ +125	°C
保存温度	T _{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表7

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ _{JA}	SOT-89-5	Board A	-	119	-	°C/W
			Board B	-	84	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	46	-	°C/W
			Board E	-	35	-	°C/W
		HTMSOP-8	Board A	-	159	-	°C/W
			Board B	-	113	-	°C/W
			Board C	-	39	-	°C/W
			Board D	-	40	-	°C/W
			Board E	-	30	-	°C/W
		SOT23-5	Board A	-	192	-	°C/W
			Board B	-	160	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

1. レギュレータ部

表8

(特記なき場合 : $T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
出力電圧*1	$V_{OUT(E)}$	$V_{IN} = V_{OUT(S)} + 2.0 \text{ V}, I_{OUT} = 1 \text{ mA}$	$V_{OUT(S)} \times 0.98$	$V_{OUT(S)}$	$V_{OUT(S)} \times 1.02$	V	1	
出力電流*2	I_{OUT}	$V_{IN} = V_{OUT(S)} + 2.0 \text{ V}$	40*4	-	-	mA	2	
ドロップアウト電圧*3	V_{drop}	$I_{OUT} = 30 \text{ mA}$	$2.9 \text{ V} \leq V_{OUT(S)} < 3.0 \text{ V}$	0.10	0.39	0.65	V	1
			$3.0 \text{ V} \leq V_{OUT(S)} < 4.0 \text{ V}$	-	0.35	0.60	V	1
			$4.0 \text{ V} \leq V_{OUT(S)} \leq 5.3 \text{ V}$	-	0.24	0.45	V	1
入力安定度	$\frac{\Delta V_{OUT1}}{\Delta V_{IN} \cdot V_{OUT}}$	$V_{OUT(S)} + 2.0 \text{ V} \leq V_{IN} \leq 36.0 \text{ V}, I_{OUT} = 1 \text{ mA}$	-	0.01	0.2	%/V	1	
負荷安定度	ΔV_{OUT2}	$V_{IN} = V_{OUT(S)} + 2.0 \text{ V}, 1 \mu\text{A} \leq I_{OUT} \leq 30 \text{ mA}$	-	24	45	mV	1	
入力電圧	V_{IN}	-	3.0	-	36.0	V	-	
短絡電流	I_{short}	$V_{IN} = V_{OUT(S)} + 2.0 \text{ V}, V_{OUT} = 0 \text{ V}$	-	24	-	mA	2	
サーマルシャットダウン 検出温度	T_{SD}	ジャンクション温度	-	160	-	°C	-	
サーマルシャットダウン 解除温度	T_{SR}	ジャンクション温度	-	135	-	°C	-	

*1. $V_{OUT(S)}$: 設定出力電圧値

$V_{OUT(E)}$: 実際の出力電圧値

$I_{OUT} (= 1 \text{ mA})$ を固定し、 $V_{OUT(S)} + 2.0 \text{ V}$ を入力したときの出力電圧値

*2. 出力電流を徐々に増やしていき、出力電圧が $V_{OUT(E)}$ の95%になったときの出力電流値

*3. $V_{drop} = V_{IN1} - (V_{OUT3} \times 0.98)$

V_{IN1} : 入力電圧を徐々に下げていき、出力電圧が V_{OUT3} の98%に降下した時点での入力電圧

V_{OUT3} : $V_{IN} = V_{OUT(S)} + 2.0 \text{ V}, I_{OUT} = 30 \text{ mA}$ の時の出力電圧値

*4. 許容損失の制限により、この値を満たさない場合があります。大電流出力時には、許容損失に注意してください。
この規格は設計保証です。

2. ディテクタ部

表9

(特記なき場合 : $T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧*1	$-V_{\text{DET}}$	-	$-V_{\text{DET(S)}} \times 0.98$	$-V_{\text{DET(S)}}$	$-V_{\text{DET(S)}} \times 1.02$	V	3
解除電圧*2	$+V_{\text{DET}}$	$V_{\text{HYS}} = 0\%$	$-V_{\text{DET(S)}} \times 0.98$	$-V_{\text{DET(S)}}$	$-V_{\text{DET(S)}} \times 1.02$	V	3
		$5.0\% \leq V_{\text{HYS}} \leq 30.0\%$	$+V_{\text{DET(S)}} \times 0.98$	$+V_{\text{DET(S)}}$	$+V_{\text{DET(S)}} \times 1.02$	V	3
動作電圧	V_{OPR}	S-19310シリーズAタイプ	1.8	-	36.0	V	-
		S-19310シリーズBタイプ	2.5	-	36.0	V	-
出力電流 "H"	I_{ROP}	CMOS出力, $V_{\text{DS}}^{*3} = 0.5 \text{ V}$	-	-	-0.68	mA	4
出力電流 "L"	I_{RON}	CMOS出力, $V_{\text{DS}}^{*3} = 0.5 \text{ V}$	3.00	-	-	mA	4
		Nchオープンドレイン出力, $V_{\text{DS}}^{*3} = 0.5 \text{ V}$	2.80	-	-	mA	4
リーク電流	I_{LEAKN}	Nchオープンドレイン出力	-	-	2.0	μA	4
検出応答時間*4	t_{RESET}	-	-	140	-	μs	5
解除遅延時間*5	t_{DELAY}	$C_D = 3.3 \text{ nF}$	8.0	10.0	12.0	ms	5

*1. $-V_{\text{DET(S)}}$: 設定検出電圧値、 $-V_{\text{DET}}$: 実際の検出電圧値

*2. $+V_{\text{DET(S)}}$: 設定解除電圧値、 $+V_{\text{DET}}$: 実際の解除電圧値

*3. V_{DS} : 出力トランジスタのドレイン - ソース間電圧

*4. $2.6 \text{ V} \leq -V_{\text{DET(S)}} < 3.5 \text{ V}$ 時、 V_{OUT} 端子に $V_{\text{OUT(S)}} \rightarrow 2.5 \text{ V}$ 、 $3.5 \text{ V} \leq -V_{\text{DET(S)}} \leq 5.0 \text{ V}$ 時、 V_{OUT} 端子に $V_{\text{OUT(S)}} \rightarrow -V_{\text{DET(S)}} - 1.0 \text{ V}$ のパルス電圧を印加してから、 V_{RO} が V_{IN} または V_{OUT} の50%に達するまでの時間です。

*5. $2.6 \text{ V} \leq +V_{\text{DET(S)}} < 3.5 \text{ V}$ 時、 V_{OUT} 端子に $2.5 \text{ V} \rightarrow V_{\text{OUT(S)}}$ 、 $3.5 \text{ V} \leq +V_{\text{DET(S)}} \leq 5.0 \text{ V}$ 時、 V_{OUT} 端子に $+V_{\text{DET(S)}} - 1.0 \text{ V} \rightarrow V_{\text{OUT(S)}}$ のパルス電圧を印加してから、 V_{RO} が V_{IN} または、 V_{OUT} の50%に達するまでの時間です。

3. 全体部

表10

(特記なき場合 : $T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
消費電流	I_{SS1}	$V_{\text{IN}} = V_{\text{OUT(S)}}^{*1} + 2.0 \text{ V}$, $I_{\text{OUT}} = 0 \text{ mA}$	S-19310シリーズAタイプ	-	2.2	4.7	μA	6
			S-19310シリーズBタイプ	-	2.2	5.0	μA	6

*1. $V_{\text{OUT(S)}}$: 設定出力電圧値

■ 測定回路

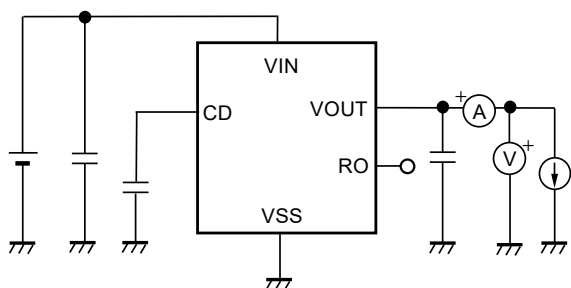


図7 測定回路1

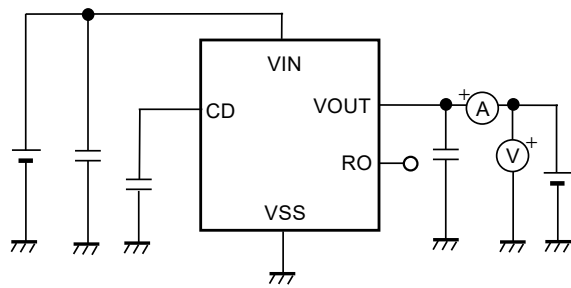


図8 測定回路2

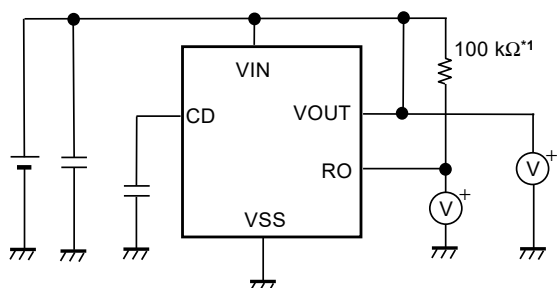


図9 測定回路3

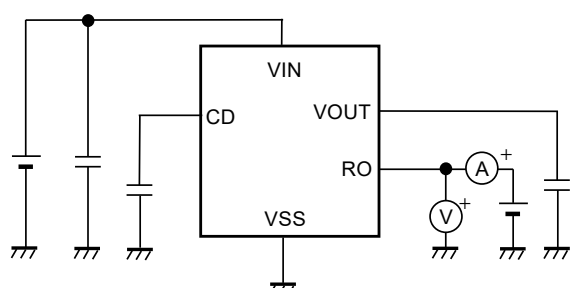


図10 測定回路4

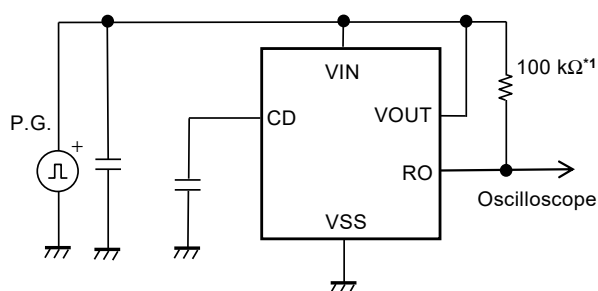


図11 測定回路5

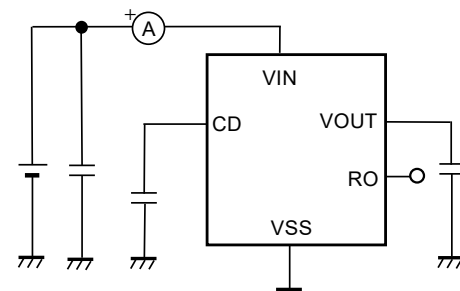
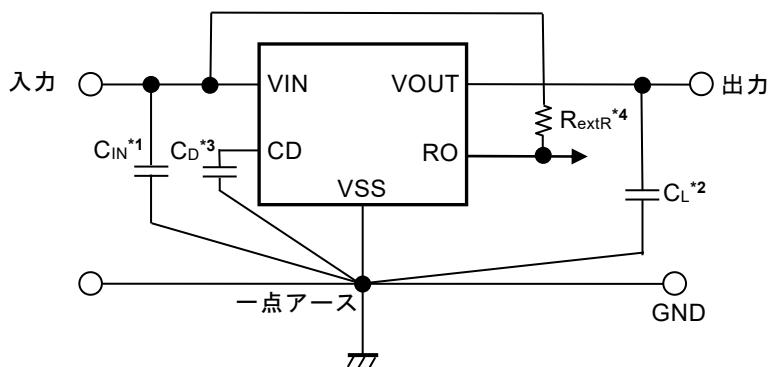


図12 測定回路6

*1. S-19310シリーズAタイプのみ。

■ 標準回路

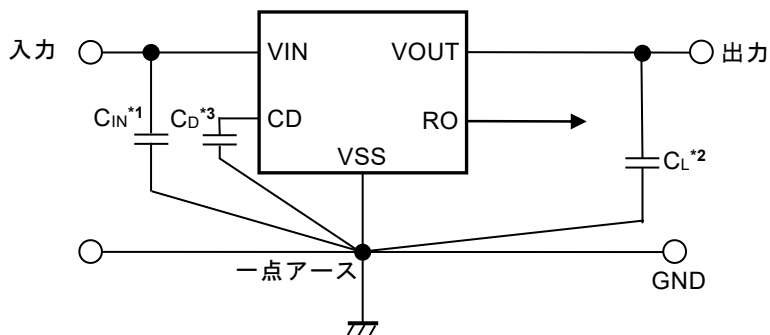
1. S-19310シリーズAタイプ



- *1. C_{IN} は入力安定用のコンデンサです。
- *2. C_L は出力安定用のコンデンサです。
- *3. C_D は遅延時間調整コンデンサです。
- *4. R_{extR} はリセット出力端子の外部プルアップ抵抗です。

図13

2. S-19310シリーズBタイプ



- *1. C_{IN} は入力安定用のコンデンサです。
- *2. C_L は出力安定用のコンデンサです。
- *3. C_D は遅延時間調整コンデンサです。

図14

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで温度特性を含めた十分な評価を行い、定数を設定してください。

■ 使用条件

入力コンデンサ (C_{IN})	: 1.0 μ F以上のセラミックコンデンサを推奨
出力コンデンサ (C_L)	: 1.0 μ F以上のセラミックコンデンサを推奨
遅延時間調整コンデンサ (C_D)	: 0.1 nF以上のセラミックコンデンサを推奨

注意 一般に、ボルテージレギュレータでは、外付け部品の選択によっては発振する可能性があります。上記コンデンサを使用した実際のアプリケーションで温度特性を含めた十分な評価を行い、発振が起こらないことを確認してください。

■ 入力コンデンサ (C_{IN})、出力コンデンサ (C_L) の選定

S-19310シリーズでは、位相補償のためVOUT端子 – VSS端子間に C_L が必要です。

容量値1.0 μ F以上のセラミックコンデンサで安定動作します。OSコンデンサ、タンタルコンデンサ、アルミ電解コンデンサを使用する場合も、容量値は1.0 μ F以上であることが必要です。ただし、等価直列抵抗 (ESR) によっては発振が起こる可能性があります。

また、S-19310シリーズでは、安定動作のためVIN端子 – VSS端子間に C_{IN} が必要です。

一般に、ボルテージレギュレータを電源のインピーダンスが高い条件で使用すると、発振が起こることがあります。

なお、 C_{IN} 、 C_L の容量値およびESRの値によって出力電圧 (V_{OUT}) の過渡特性が異なりますので、注意してください。

注意 実際のアプリケーションで温度特性を含めた十分な評価を行い、 C_{IN} 、 C_L を選定してください。

■ 遅延時間調整コンデンサ (C_D) の選定

S-19310シリーズでは、ディテクタの解除遅延時間 (t_{DELAY}) を調整するためにCD端子 – VSS端子間に遅延時間調整コンデンサ (C_D) が必要です。詳細は、"■ 動作説明"、"2. ディテクタ部"、"2.2 遅延回路" を参照してください。

注意 実際のアプリケーションで温度特性を含めた十分な評価を行い、 C_D を選定してください。

■ 用語の説明

1. レギュレータ部

1.1 低飽和型ボルテージレギュレータ

低オン抵抗の出力トランジスタ内蔵により、ドロップアウト電圧を小さくしたボルテージレギュレータです。

1.2 出力電圧 (V_{OUT})

入力電圧、出力電流、温度がある一定の条件*1において、精度 $\pm 2.0\%$ で出力される電圧です。

*1. 各製品により異なります。

注意 ある一定の条件が満たされないと、出力電圧が精度 $\pm 2.0\%$ の範囲外になる可能性があります。詳しくは "■ 電気的特性"、"1. レギュレータ部"、"■ 諸特性データ (Typicalデータ)"、"1. レギュレータ部"を参照してください。

1.3 入力安定度 $\left(\frac{\Delta V_{OUT1}}{\Delta V_{IN} \cdot V_{OUT}}\right)$

出力電圧の入力電圧依存性を表しています。すなわち、出力電流を一定にして入力電圧を変化させ、出力電圧がどれだけ変化するかを表したものです。

1.4 負荷安定度 (ΔV_{OUT2})

出力電圧の出力電流依存性を表しています。すなわち、入力電圧を一定にして出力電流を変化させ、出力電圧がどれだけ変化するかを表したものです。

1.5 ドロップアウト電圧 (V_{drop})

入力電圧 (V_{IN}) を徐々に下げていき、出力電圧が $V_{IN} = V_{OUT(S)} + 2.0 V$ のときの出力電圧値 (V_{OUT3}) の98%になったときの入力電圧 (V_{IN1}) と出力電圧の差を示します。

$$V_{drop} = V_{IN1} - (V_{OUT3} \times 0.98)$$

2. ディテクタ部

2.1 検出電圧 ($-V_{DET}$)

検出電圧とは、RO端子の出力が "L" に切り換わる電圧です。

この検出電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる検出電圧の最小値 ($-V_{DET \text{ min.}}$) から最大値 ($-V_{DET \text{ max.}}$) までを検出電圧範囲といいます (図15、図17参照)。

2.2 解除電圧 ($+V_{DET}$)

解除電圧とは、RO端子の出力が "H" に切り換わる電圧です。

この解除電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる解除電圧の最小値 ($+V_{DET \text{ min.}}$) から最大値 ($+V_{DET \text{ max.}}$) までを解除電圧範囲といいます (図16、図18参照)。

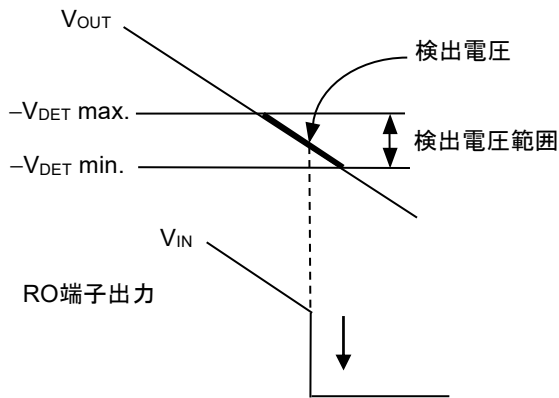


図15 検出電圧 (S-19310シリーズAタイプ)

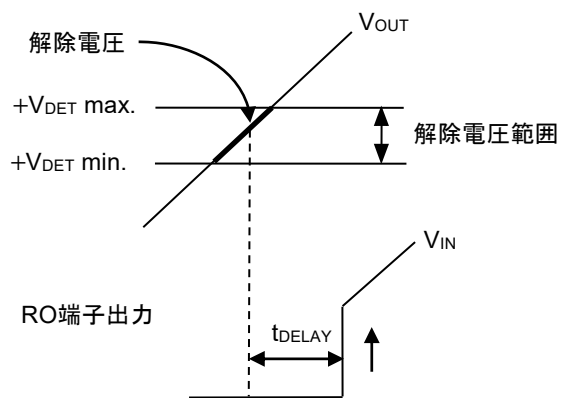


図16 解除電圧 (S-19310シリーズAタイプ)

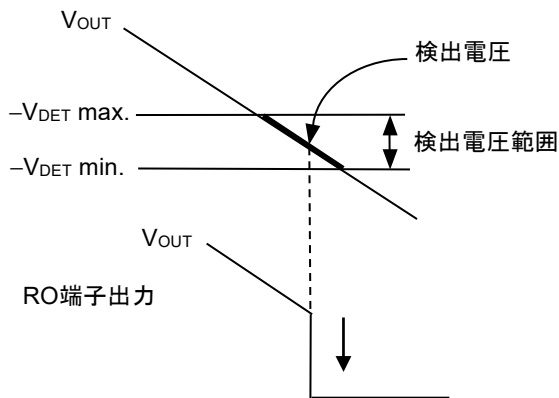


図17 検出電圧 (S-19310シリーズBタイプ)

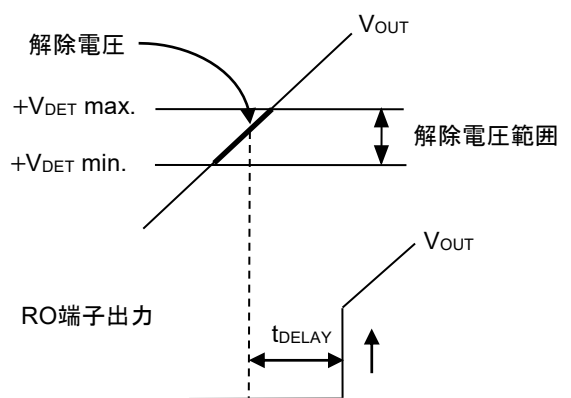


図18 解除電圧 (S-19310シリーズBタイプ)

2.3 ヒステリシス幅 (V_{HYS})

ヒステリシス幅とは、検出電圧と解除電圧との電圧差を表しています。検出電圧と解除電圧との間にヒステリシス幅をもたせることにより、検出端子電圧にノイズ等が乗るときに生じる誤動作を防止できます。

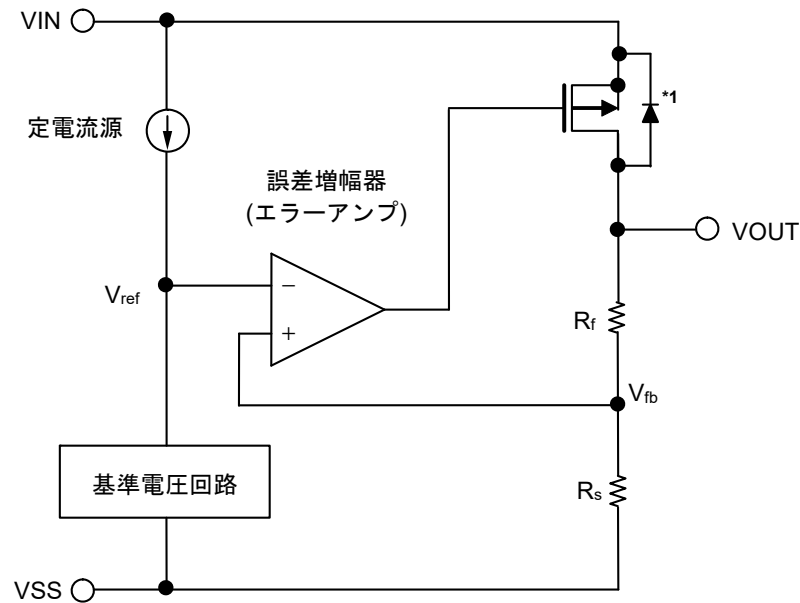
■ 動作説明

1. レギュレータ部

1.1 基本動作

図19にレギュレータ部の基本動作説明のためのブロック図を示します。

誤差増幅器 (エラーアンプ) は、出力電圧 (V_{OUT}) を帰還抵抗 (R_s と R_f) によって分圧した帰還電圧 (V_{fb}) と基準電圧 (V_{ref}) を比較します。誤差増幅器が出力トランジスタを制御することにより、入力電圧 (V_{IN}) の影響を受けることなく V_{OUT} を一定に保つ動作、すなわちレギュレート動作をします。



*1. 寄生ダイオード

図19

1.2 出力トランジスタ

S-19310シリーズでは、VIN端子 - VOUT端子間に出カトランジスタとして低オン抵抗のPch MOS FETトランジスタを用いています。VOUTを一定に保つために、出力電流 (I_{OUT}) に応じて出力トランジスタのオン抵抗が適切に変化します。

注意 トランジスタの構造上、VIN端子 - VOUT端子間には寄生ダイオードが存在するため、VINよりVOUTが高くなると逆流電流によりICが破壊される可能性があります。このため、VOUTはVIN + 0.3 Vを越えないように注意してください。

1.3 過電流保護回路

S-19310シリーズは、出力トランジスタの過電流を制限するための過電流保護回路を内蔵しています。V_{OUT}端子がV_{SS}端子と短絡されたとき、すなわち出力短絡時には、過電流保護回路が動作することにより出力電流は24 mA typ.に制限されます。出力トランジスタが過電流状態から解放されると、レギュレート動作が再開されます。

注意 過電流保護回路は、過熱保護を兼ねる回路ではありません。例えば、出力短絡時等により出力トランジスタの過電流状態が長時間続くような場合には、許容損失を越えないように、入力電圧、負荷電流の条件に注意してください。

1.4 サーマルシャットダウン回路

S-19310シリーズは、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。ジャンクション温度が160°C typ.に上昇すると、サーマルシャットダウン回路が検出状態となり、レギュレート動作は停止されます。ジャンクション温度が135°C typ.に低下すると、サーマルシャットダウン回路が解除状態となり、レギュレート動作は再開されます。

自己発熱によりサーマルシャットダウン回路が検出状態になると、レギュレート動作は停止され、V_{OUT}が低下します。このことにより、自己発熱が制限されICの温度が低下します。ICの温度が低下すると、サーマルシャットダウン回路が解除状態となり、レギュレート動作は再開され、再び自己発熱が発生します。この繰り返し動作が行われることにより、V_{OUT}の波形がパルス状になります。V_{IN}かV_{OUT}のどちらか一方、または両方を低下させることによりIC内部の消費電力を小さくするか、あるいは周囲温度を低下させることを行わない限り、この現象を止めることができません。この現象が継続すると、製品の劣化などの物理的な損傷が起こる可能性がありますので、注意してください。

注意 サーマルシャットダウン回路が検出状態から解除状態になりレギュレート動作が再開される過程で大きな負荷電流が流れると、自己発熱によりサーマルシャットダウン回路は再び検出状態となり、レギュレート動作の再開に問題が生じる可能性があります。大きな負荷電流は、例えば、容量値が大きいC_Lへの充電の際に生じます。

実際のアプリケーションで温度特性を含めた十分な評価を行い、C_Lを選定してください。

表11

サーマルシャットダウン回路	V _{OUT} 端子電圧
解除 : 135°C typ.*1	一定値*2
検出 : 160°C typ.*1	V _{SS} にプルダウン*3

*1. ジャンクション温度

*2. 設定出力電圧値に基づいてレギュレート動作をすることにより、一定値が出力されます。

*3. 帰還抵抗 (R_sとR_f)、負荷により、V_{SS}にプルダウンされます。

2. ディテクタ部

2.1 基本動作

2.1.1 S-19310シリーズAタイプ

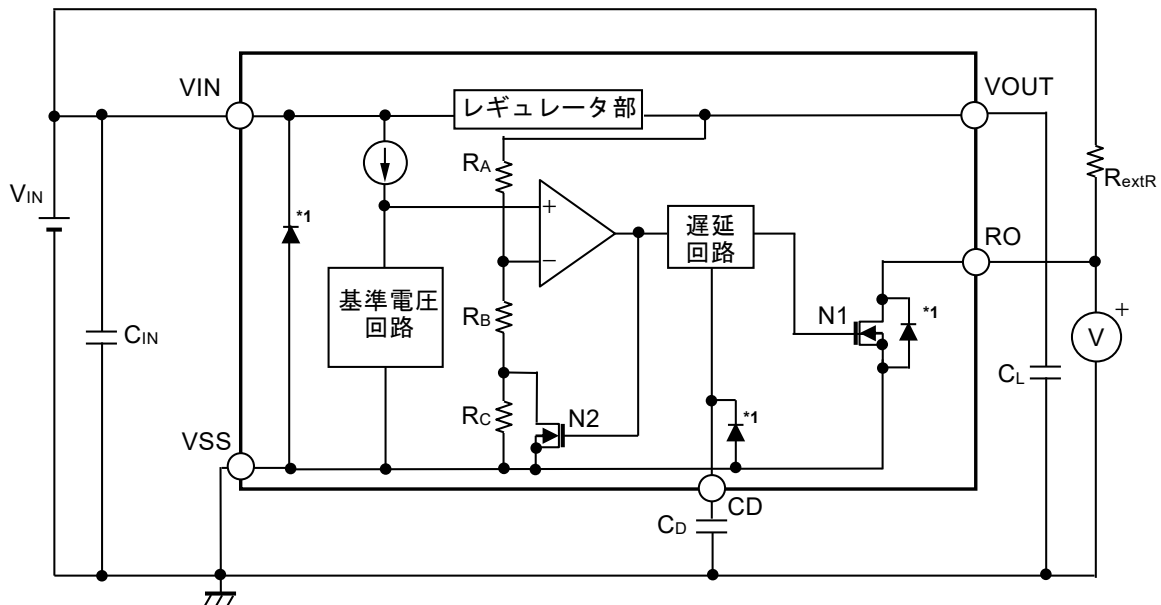
- (1) レギュレータの出力電圧 (V_{OUT}) がディテクタの解除電圧 ($+V_{DET}$) 以上で、Nchトランジスタ (N1) はオフ状態、RO端子出力は "H" になります。

このときNchトランジスタ (N2) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{OUT}}{R_A + R_B + R_C}$ になります。

- (2) V_{OUT} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) 以上であれば、RO端子出力は "H" になります。 V_{OUT} が $-V_{DET}$ (図21のA点) 以下になると出力段のN1はオン状態、RO端子出力は "L" になります。

このときN2はオン状態で、コンパレータへの入力電圧は $\frac{R_B \cdot V_{OUT}}{R_A + R_B}$ になります。

- (3) V_{OUT} にあわせて V_{IN} も低下し、ICの最低動作電圧以下になると、RO端子出力は不定になります。
 (4) V_{IN} が最低動作電圧以上に上昇すると、RO端子出力は "L" になります。また、 V_{OUT} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、RO端子出力は "L" になります。
 (5) さらに V_{OUT} を上昇させ $+V_{DET}$ (図21のB点) 以上になると、遅延回路が動作して解除遅延時間 (t_{DELAY}) 経過後にRO端子出力は "H" になります。



*1. 寄生ダイオード

図20 動作説明図

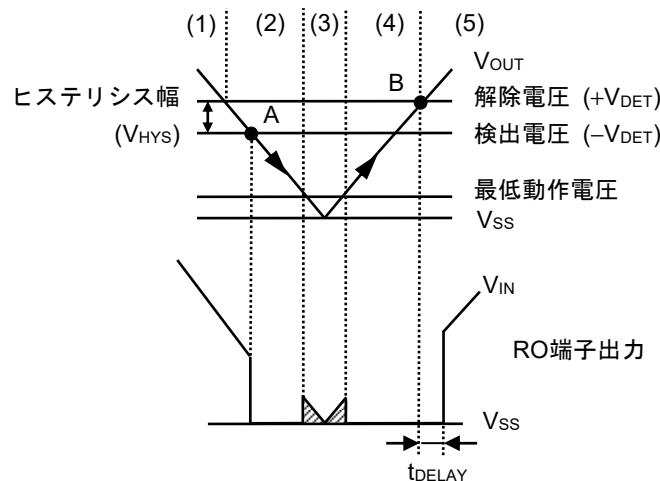
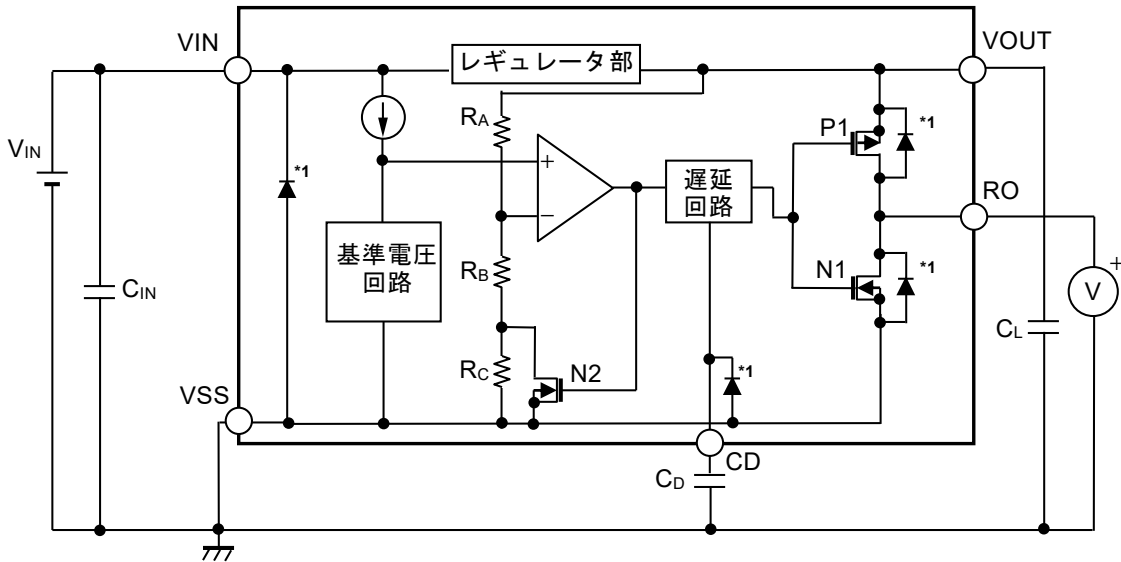


図21 タイミングチャート

2.1.2 S-19310シリーズBタイプ

- (1) レギュレータの出力電圧 (V_{OUT}) がディテクタの解除電圧 ($+V_{DET}$) 以上で、Pchトランジスタ (P1) はオン状態、Nchトランジスタ (N1) はオフ状態で、RO端子出力は "H" になります。
 このときNchトランジスタ (N2) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{OUT}}{R_A + R_B + R_C}$ になります。
- (2) V_{OUT} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) 以上であれば、RO端子出力は "H" になります。 V_{OUT} が $-V_{DET}$ (図23のA点) 以下になると出力段のP1はオフ状態、N1はオン状態で、RO端子出力は "L" になります。
 このときN2はオン状態で、コンパレータへの入力電圧は $\frac{R_B \cdot V_{OUT}}{R_A + R_B}$ になります。
- (3) V_{OUT} にあわせて V_{IN} も低下し、ICの最低動作電圧以下になると、RO端子出力は不定になります。
- (4) V_{IN} が最低動作電圧以上に上昇すると、RO端子出力は "L" になります。また、 V_{OUT} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、RO端子出力は "L" になります。
- (5) さらに V_{OUT} を上昇させ $+V_{DET}$ (図23のB点) 以上になると、遅延回路が動作して解除遅延時間 (t_{DELAY}) 経過後にRO端子出力は "H" になります。



*1. 寄生ダイオード

図22 動作説明図

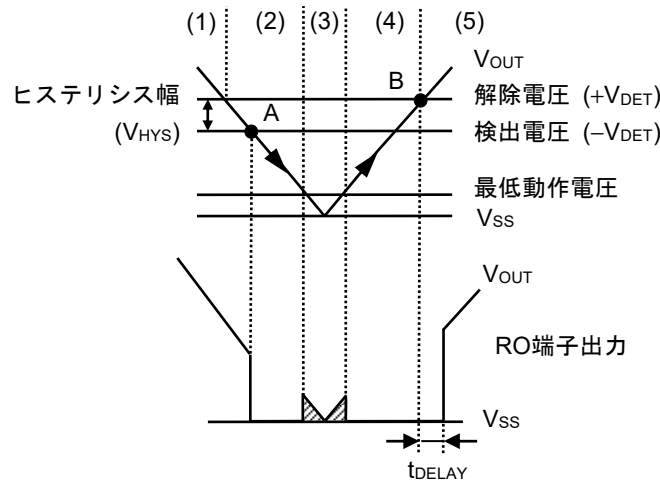


図23 タイミングチャート

2.2 遅延回路

遅延回路は、レギュレータの出力電圧 (V_{OUT}) がディテクタの解除電圧 ($+V_{DET}$) に達してからRO端子出力が反転するまでの解除遅延時間 (t_{DELAY}) を調整する機能を持っています。

t_{DELAY} は、遅延係数、遅延時間調整コンデンサ (C_D)、CD端子オープン時解除遅延時間 (t_{DELAY0}) で決まり、次式で算出されます。

$$t_{DELAY} [\text{ms}] = \text{遅延係数} \times C_D [\text{nF}] + t_{DELAY0} [\text{ms}]$$

表12

ジャンクション温度	遅延係数		
	Min.	Typ.	Max.
$T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	2.76	3.00	3.28

表13

ジャンクション温度	CD端子オープン時解除遅延時間 (t_{DELAY0})		
	Min.	Typ.	Max.
$T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$	0.03 ms	0.07 ms	0.36 ms

- 注意1. 上記計算式は、動作を保証するものではありません。実際のアプリケーションで温度特性を含めた十分な評価を行い、定数を設定してください。
- CD端子のインピーダンスは高いので、この端子に外部より電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な遅延時間が得られないことがあります)。
 - C_D はコンデンサ自身のリーク電流が内蔵定電流値 (約350 nA) に対して無視できるものを選べば容量に制限はありません。リーク電流があると、遅延時間に誤差が発生します。また、内蔵定電流以上のリーク電流があると検出、解除なくなります。

2.3 解除遅延時間中のVIN低下 (参考)

解除遅延時間中、VIN端子電圧が瞬間的に低下したとき、正常な解除遅延時間経過後に解除信号が出力されるパルス幅 (tpw) とVIN下限値 (VDROP) との関係を図24に示します。

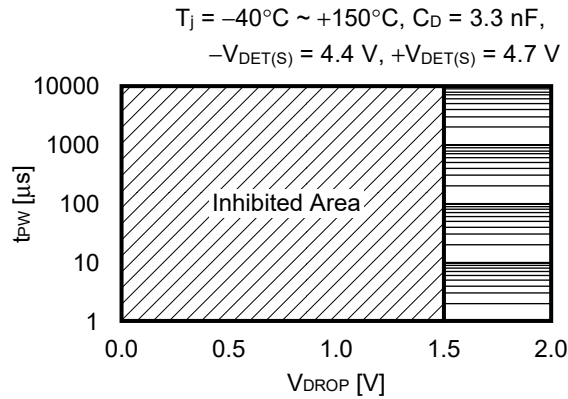


図24

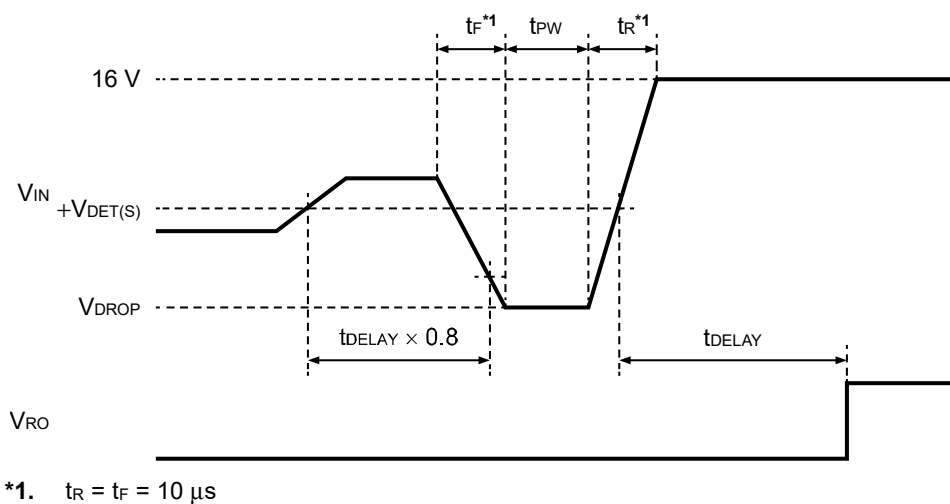


図25 VIN端子入力電圧波形

- 注意 1. 図24は、正常な解除遅延時間経過後に解除信号が出力される入力電圧条件を示しています。禁止領域となった場合、遅延時間完了前に誤って解除されることがあります。
2. 解除遅延時間中にVIN端子電圧が図24に示した禁止領域となった場合、一度VIN端子に0 Vを入力し、ディテクタを再起動してください。

■ 注意事項

- ・ 一般に、ボルテージレギュレータを電源のインピーダンスが高い条件で使用すると、発振が起こる可能性があります。実際のアプリケーションで温度特性を含めて十分評価の上、 C_{IN} を選定してください。
- ・ 一般に、ボルテージレギュレータでは、外付け部品の選択によっては発振が起こる可能性があります。S-19310シリーズでは以下の使用条件を推奨しておりますが、実際のアプリケーションで温度特性を含めて十分な評価を行い、 C_{IN} 、 C_L を選定してください。

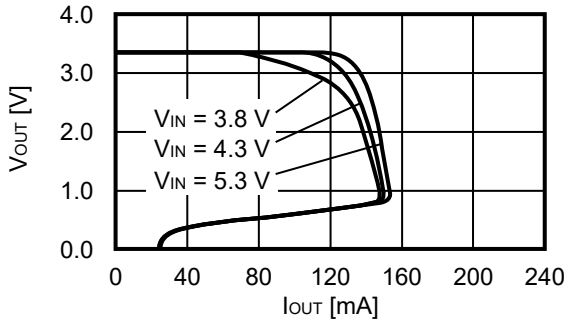
入力コンデンサ (C_{IN})	: 1.0 μ F以上のセラミックコンデンサを推奨
出力コンデンサ (C_L)	: 1.0 μ F以上のセラミックコンデンサを推奨
- ・ 一般に、ボルテージレギュレータでは、入力電圧起動、入力電圧変動、負荷変動などの変動要因や C_{IN} 、 C_L の容量値および等価直列抵抗 (ESR) の値によって出力電圧のオーバーシュート、アンダーシュートの程度が異なり、安定動作に支障をきたす可能性があります。実際のアプリケーションで温度特性を含めて十分な評価を行い、 C_{IN} 、 C_L を選定してください。
- ・ 一般に、ボルテージレギュレータでは、入力電圧起動時、入力電圧変動時など、入力電圧が急峻に変化すると、出力電圧に瞬時オーバーシュートが生じることがありますので、実際のアプリケーションで温度特性を含めて十分な評価を行い、問題のないことを確認してください。
- ・ 一般に、ボルテージレギュレータでは、VOUT端子が急峻にGNDに短絡されると、アプリケーション上のインダクタンスと C_L を含むキャパシタンスとの共振現象により、VOUT端子に絶対最大定格を越える負電圧が発生する可能性があります。共振経路に直列抵抗を挿入することにより共振現象の緩和が期待でき、VOUT端子 - VSS端子間に保護ダイオードを挿入することにより負電圧を制限する効果が期待できます。
- ・ C_L の容量値が大きい条件で入力電圧起動を急峻に行うと、 C_L への充電電流のため、自己発熱によりサーマルシャットダウン回路が検出状態になる可能性があります。
- ・ 内部の損失が許容損失を越えないように、入出力電圧、負荷電流の条件を確認してください。
- ・ 静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 本ICで出力可能な出力電流値をご検討の際は、"■ 電氣的特性"、表8の出力電流値および欄外の注意書き*4を確認してください。
- ・ VIN端子、VOUT端子、VSS端子に関するアプリケーション上の配線は、インピーダンスが低くなるように注意してください。なお、VIN端子 - VSS端子間の C_{IN} とVOUT端子 - VSS端子間の C_L は、それぞれ本ICの接続先端子の直近に接続してください。
- ・ 裏面放熱板を備えたパッケージでは、裏面放熱板をしっかりと実装してください。放熱性はアプリケーションの条件によって異なるため、実際のアプリケーションで十分な評価を行い、問題のないことを確認してください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

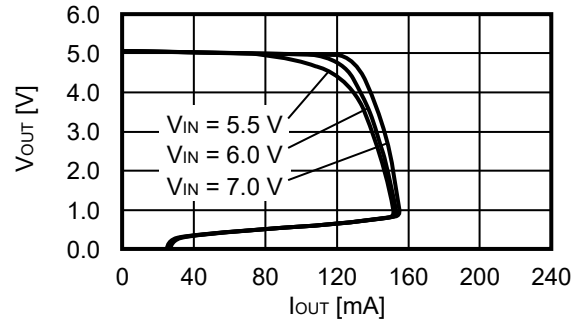
1. レギュレータ部

1.1 出力電圧 – 出力電流 (負荷電流増加時) (Ta = +25°C)

1.1.1 V_{OUT} = 3.3 V



1.1.2 V_{OUT} = 5.0 V

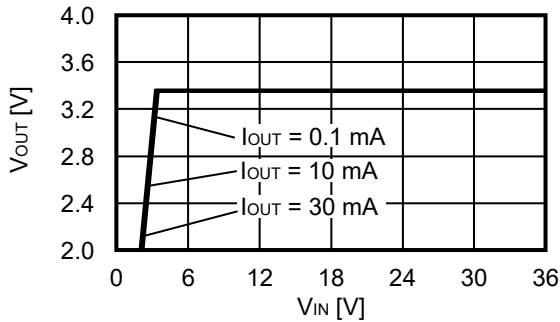


備考 必要とする出力電流の設定においては、次の点に注意してください。

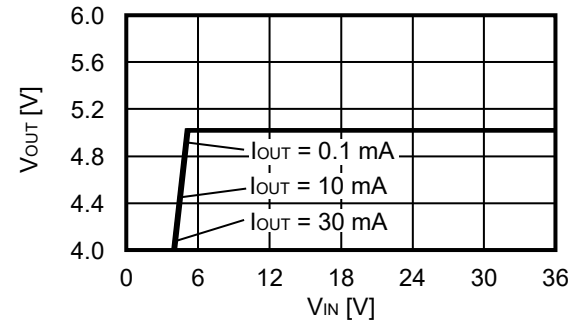
1. "■ 電気的特性"、表8の出力電流min.値、および注意書き*4
2. 許容損失

1.2 出力電圧 – 入力電圧 (Ta = +25°C)

1.2.1 V_{OUT} = 3.3 V

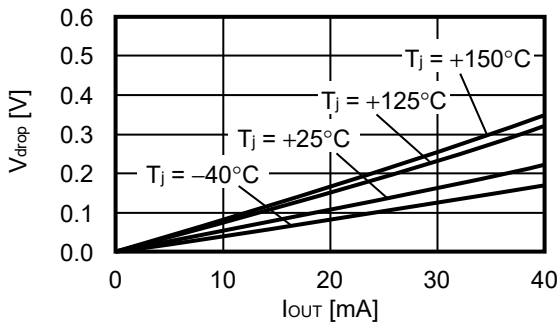


1.2.2 V_{OUT} = 5.0 V

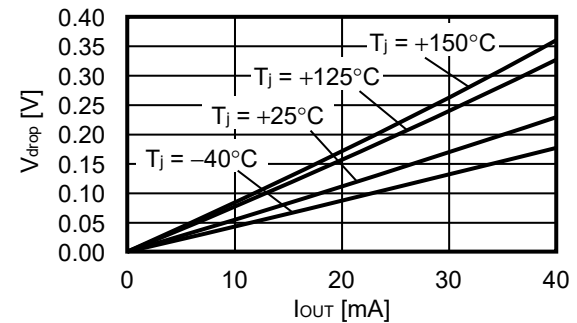


1.3 ドロップアウト電圧 – 出力電流

1.3.1 V_{OUT} = 3.3 V

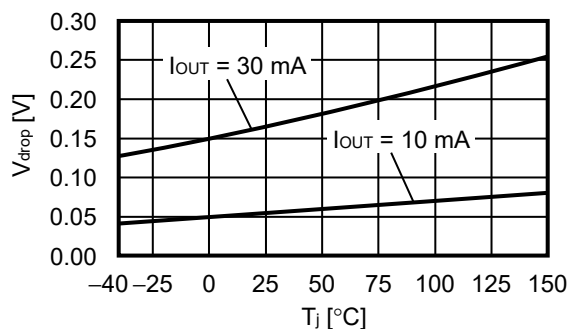


1.3.2 V_{OUT} = 5.0 V

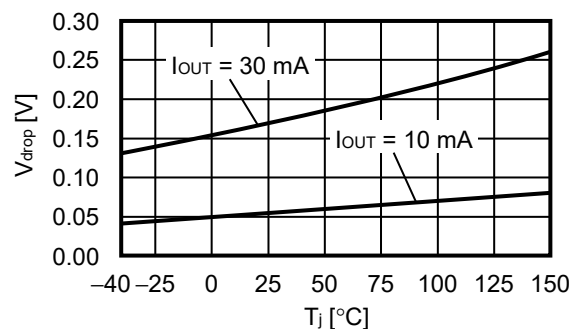


1.4 ドロップアウト電圧 - ジャンクション温度

1.4.1 $V_{OUT} = 3.3\text{ V}$

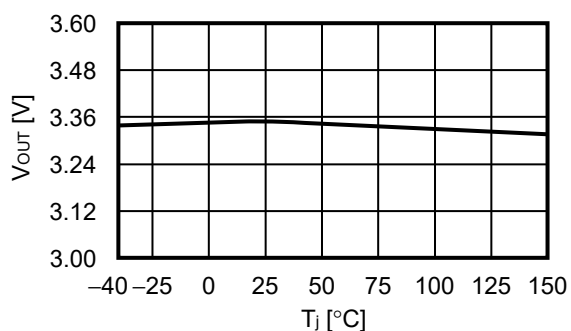


1.4.2 $V_{OUT} = 5.0\text{ V}$

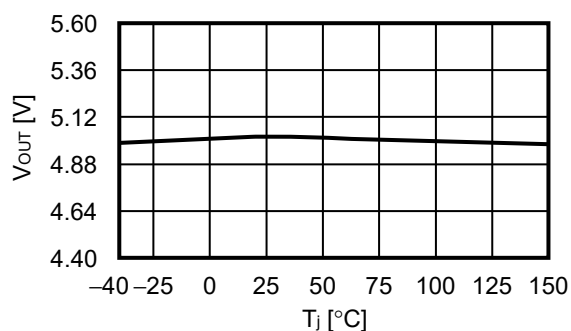


1.5 出力電圧 - ジャンクション温度

1.5.1 $V_{OUT} = 3.3\text{ V}$

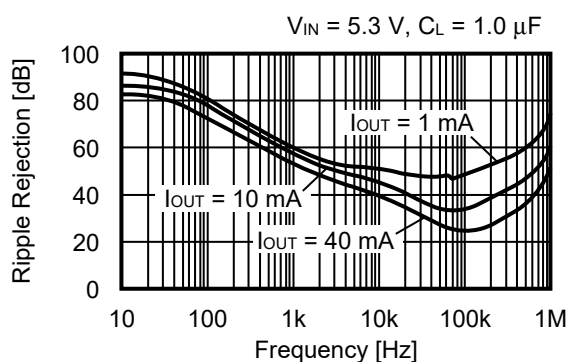


1.5.2 $V_{OUT} = 5.0\text{ V}$

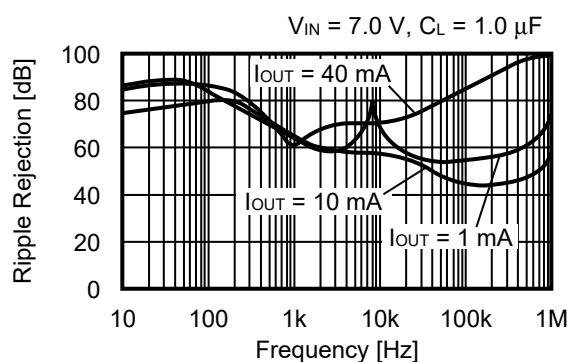


1.6 リプル除去率 ($T_a = +25^\circ\text{C}$)

1.6.1 $V_{OUT} = 3.3\text{ V}$



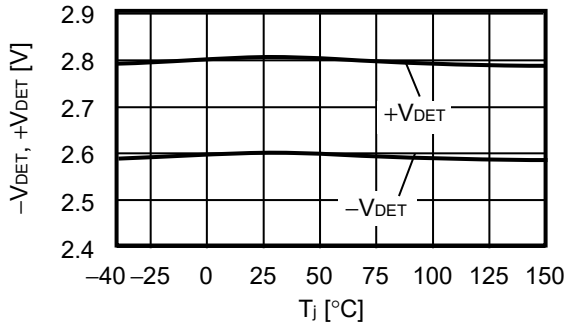
1.6.2 $V_{OUT} = 5.0\text{ V}$



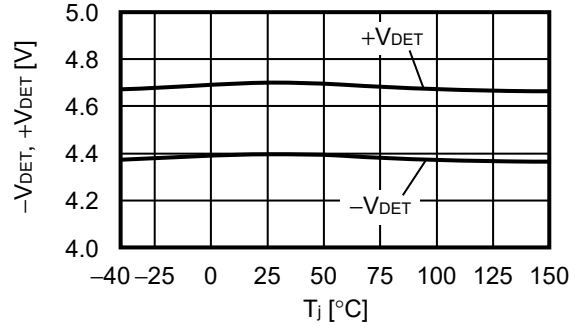
2. ディテクタ部

2.1 検出電圧、解除電圧 - ジャンクション温度

2.1.1 $-V_{DET} = 2.6\text{ V}$, $+V_{DET} = 2.8\text{ V}$

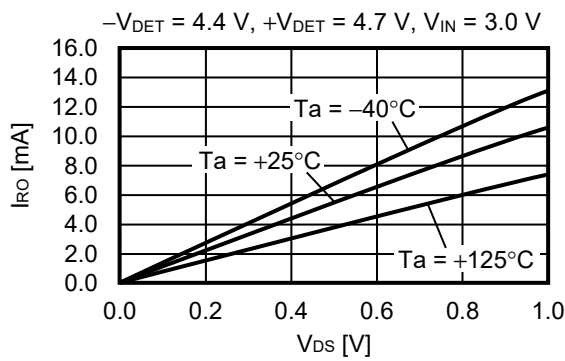


2.1.2 $-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$

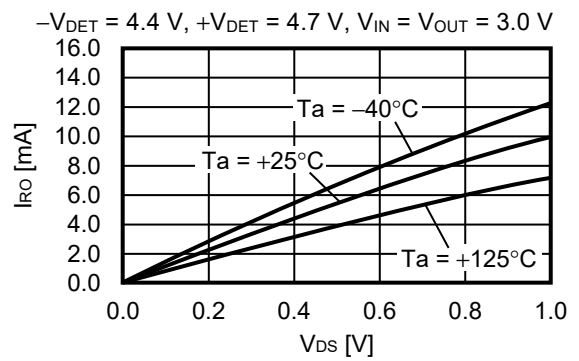


2.2 Nchトランジスタ出力電流 - V_{DS}

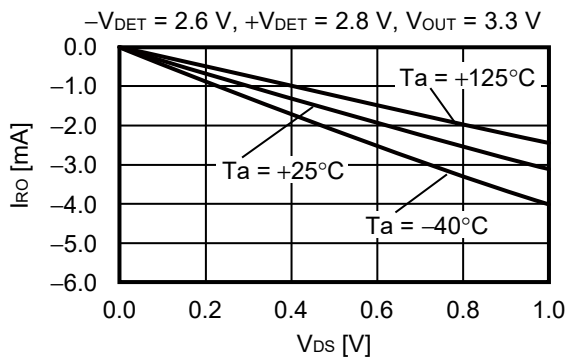
2.2.1 S-19310シリーズAタイプ



2.2.2 S-19310シリーズBタイプ



2.3 Pchトランジスタ出力電流 - V_{DS} (S-19310シリーズBタイプ)

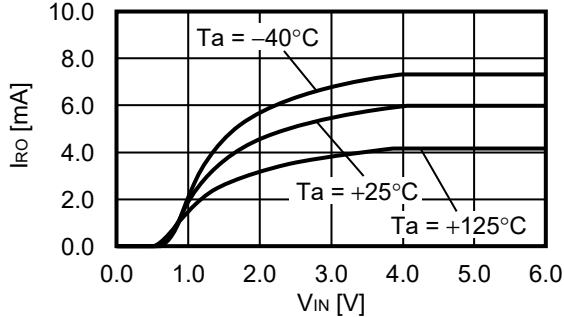


備考 V_{DS} : 出力トランジスタのドレイン - ソース間電圧

2.4 Nchトランジスタ出力電流 – 電源電圧

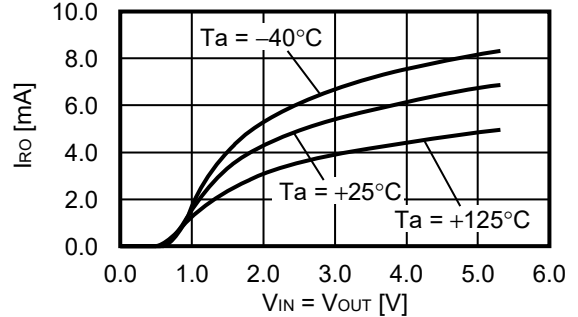
2.4.1 S-19310シリーズAタイプ

$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$, $V_{DS} = 0.5\text{ V}$, $V_{CD} = 0.0\text{ V}$



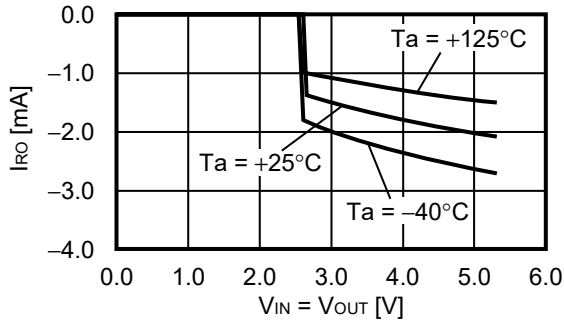
2.4.2 S-19310シリーズBタイプ

$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$, $V_{DS} = 0.5\text{ V}$, $V_{CD} = 0.0\text{ V}$



2.5 Pchトランジスタ出力電流 – 出力電圧 (S-19310シリーズBタイプ)

$-V_{DET} = 2.6\text{ V}$, $+V_{DET} = 2.8\text{ V}$, $V_{DS} = 0.5\text{ V}$

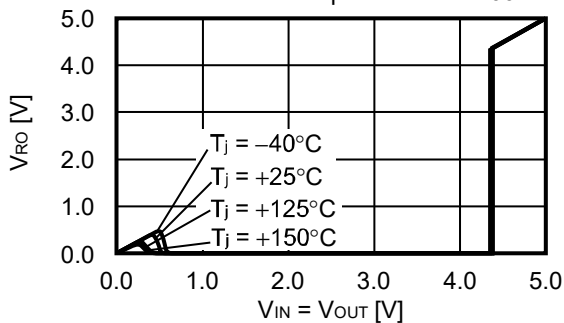


備考 V_{DS} : 出力トランジスタのドレイン – ソース間電圧

2.6 最低動作電圧 – 電源電圧 / 出力電圧 (S-19310シリーズAタイプ)

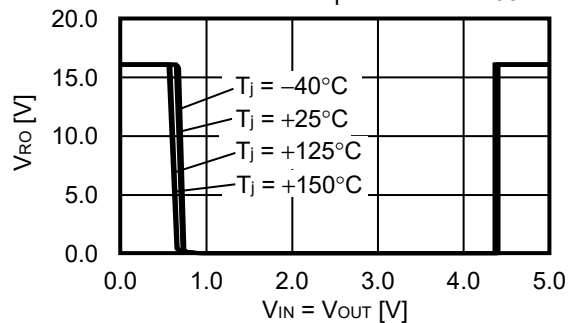
2.6.1 Pull-up to V_{IN}

$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$
Pull-up resistance: 100 k Ω



2.6.2 Pull-up to 16.0 V

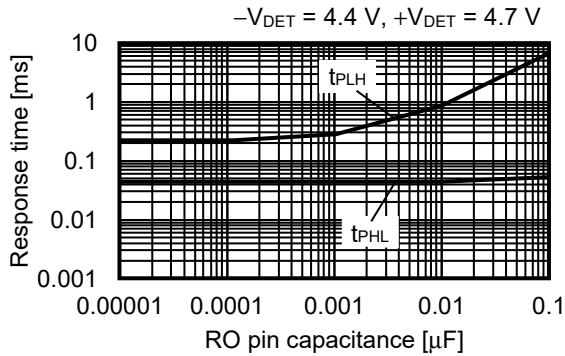
$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$
Pull-up resistance: 100 k Ω



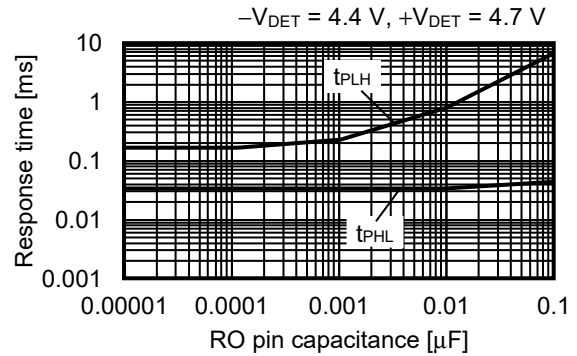
2.7 ダイナミック応答特性 – RO端子容量

2.7.1 S-19310シリーズAタイプ

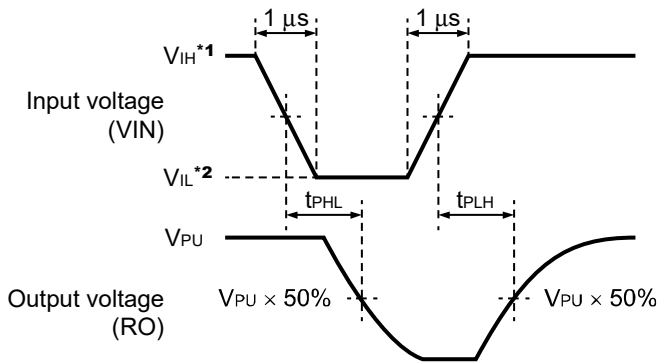
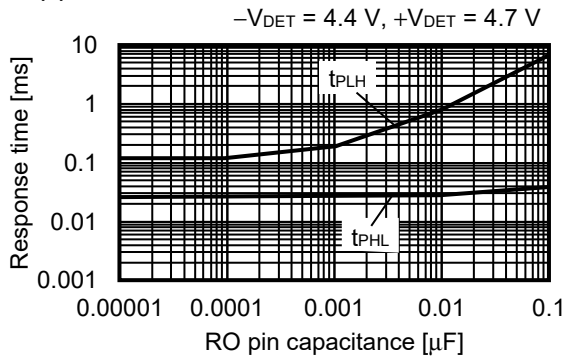
(1) Ta = -40°C



(2) Ta = +25°C



(3) Ta = +125°C



*1. $V_{IH} = 36.0 \text{ V}$

*2. $V_{IL} = 2.5 \text{ V}$

図26 応答時間の測定条件

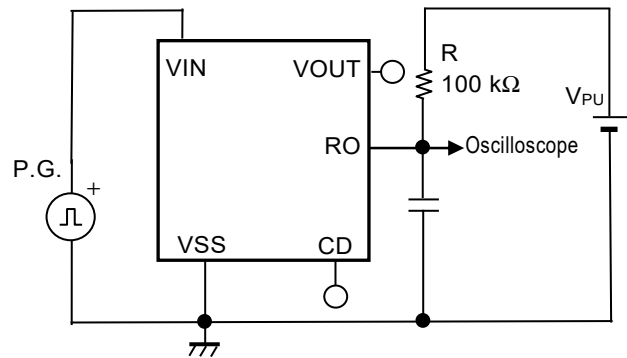
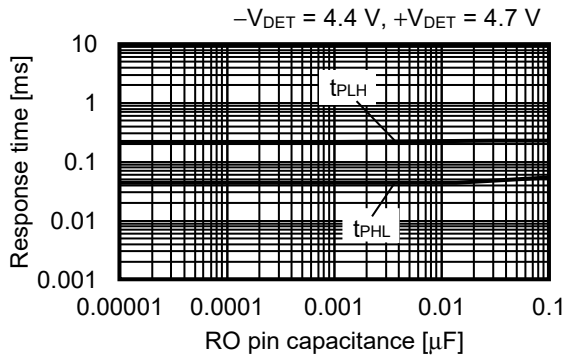


図27 応答時間の測定回路

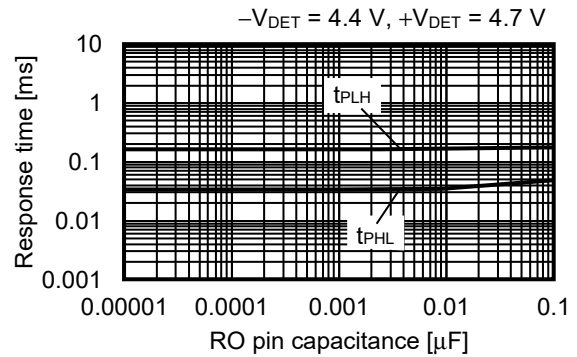
注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

2.7.2 S-19310シリーズBタイプ

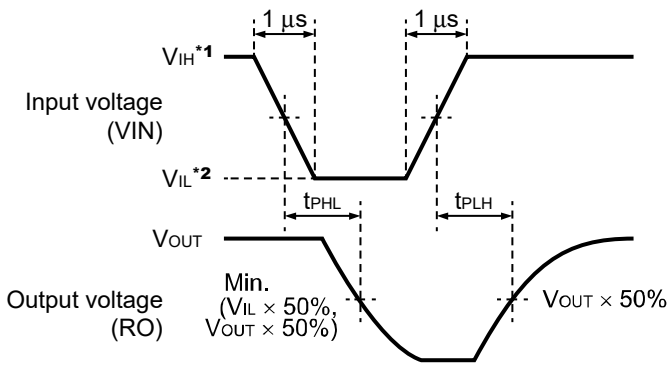
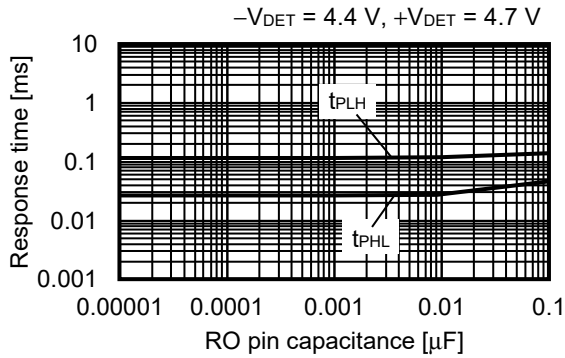
(1) Ta = -40°C



(2) Ta = +25°C



(3) Ta = +125°C



*1. $V_{IH} = 36.0 \text{ V}$

*2. $V_{IL} = 2.5 \text{ V}$

図28 応答時間の測定条件

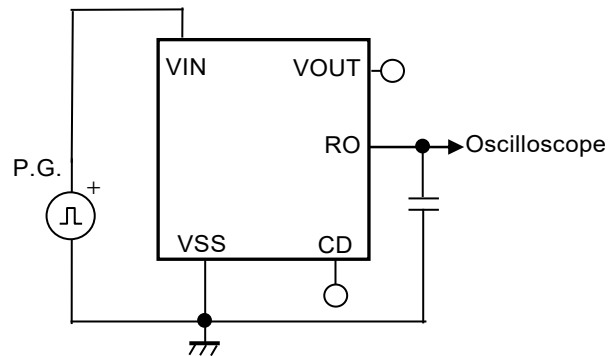


図29 応答時間の測定回路

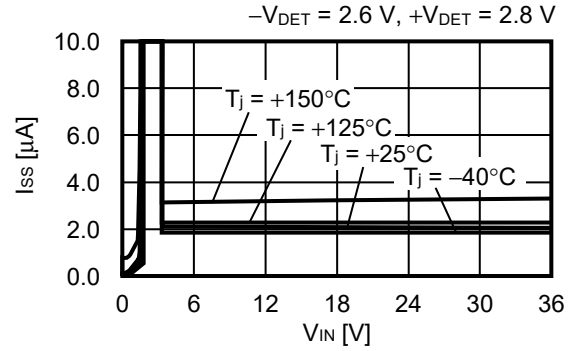
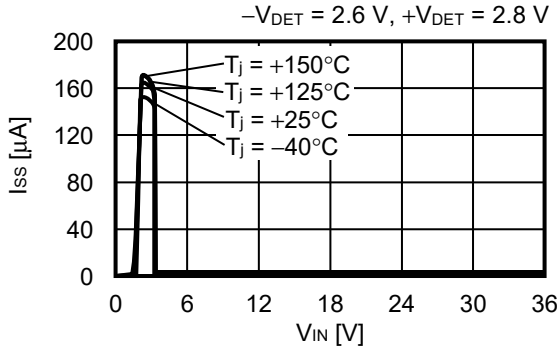
注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

3. 全体部

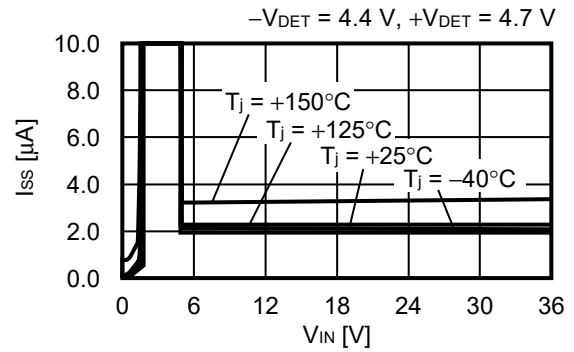
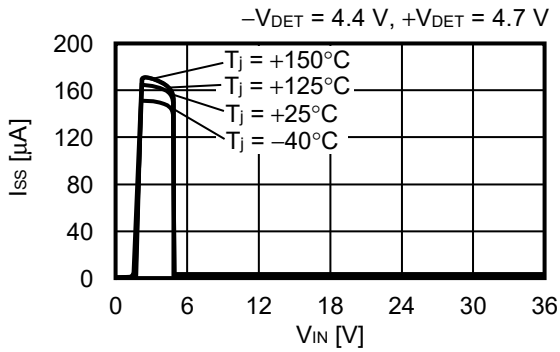
3.1 消費電流 - 入力電圧 (無負荷)

3.1.1 S-19310シリーズAタイプ

(1) $V_{OUT} = 3.3 V$

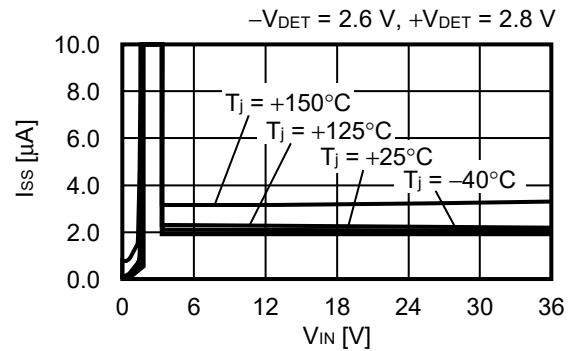
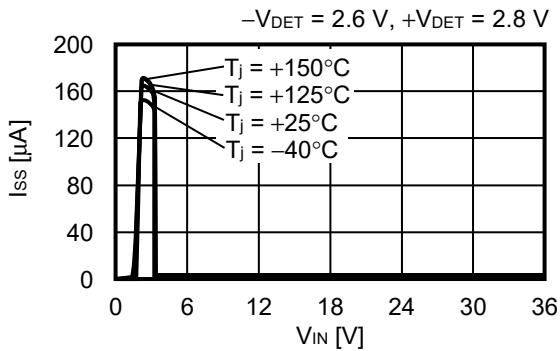


(2) $V_{OUT} = 5.0 V$

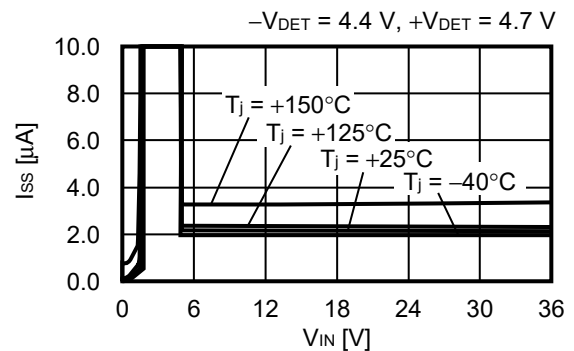
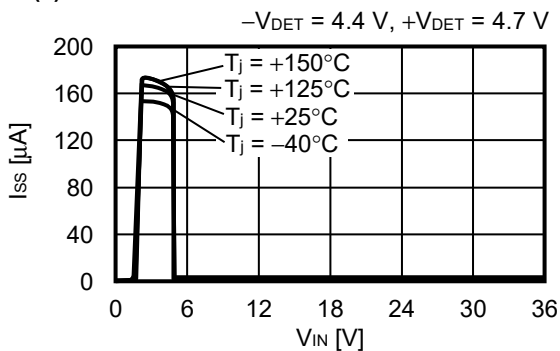


3.1.2 S-19310シリーズBタイプ

(1) $V_{OUT} = 3.3 V$



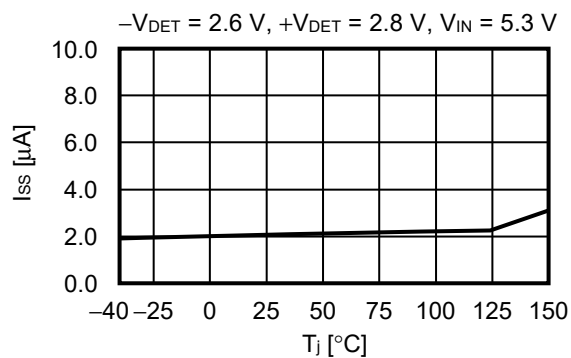
(2) $V_{OUT} = 5.0 V$



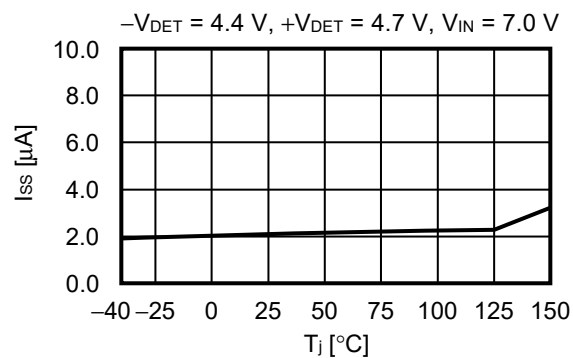
3.2 消費電流 - ジャンクション温度

3.2.1 S-19310シリーズAタイプ

(1) $V_{OUT} = 3.3\text{ V}$

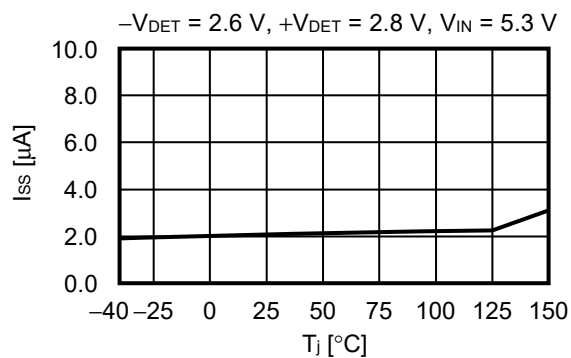


(2) $V_{OUT} = 5.0\text{ V}$

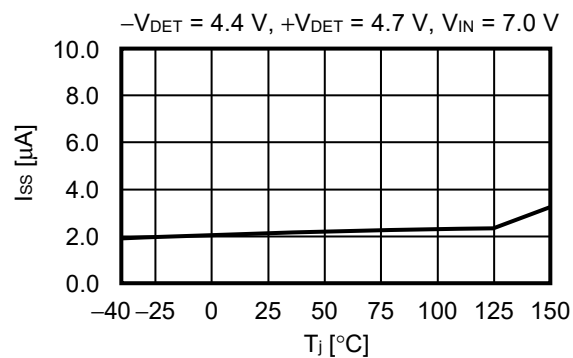


3.2.2 S-19310シリーズBタイプ

(1) $V_{OUT} = 3.3\text{ V}$



(2) $V_{OUT} = 5.0\text{ V}$

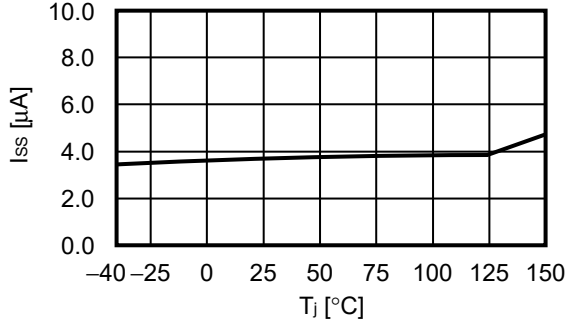


3.3 解除遅延時消費電流 - ジャンクション温度

3.3.1 S-19310シリーズAタイプ

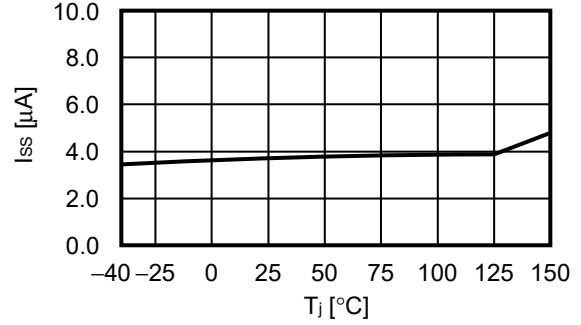
(1) $V_{OUT} = 3.3\text{ V}$

$-V_{DET} = 2.6\text{ V}$, $+V_{DET} = 2.8\text{ V}$, $V_{IN} = 5.3\text{ V}$, $V_{CD} = 0.0\text{ V}$



(2) $V_{OUT} = 5.0\text{ V}$

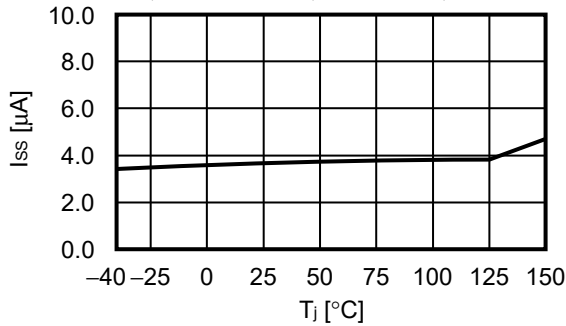
$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$, $V_{IN} = 7.0\text{ V}$, $V_{CD} = 0.0\text{ V}$



3.3.2 S-19310シリーズBタイプ

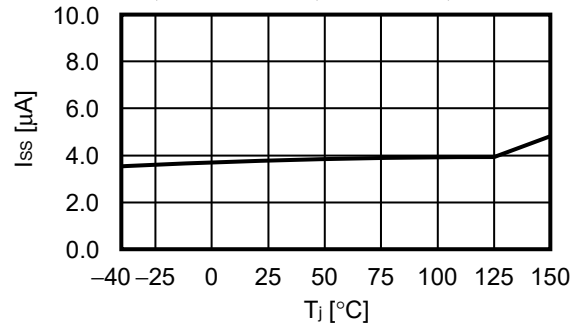
(1) $V_{OUT} = 3.3\text{ V}$

$-V_{DET} = 2.6\text{ V}$, $+V_{DET} = 2.8\text{ V}$, $V_{IN} = 5.3\text{ V}$, $V_{CD} = 0.0\text{ V}$



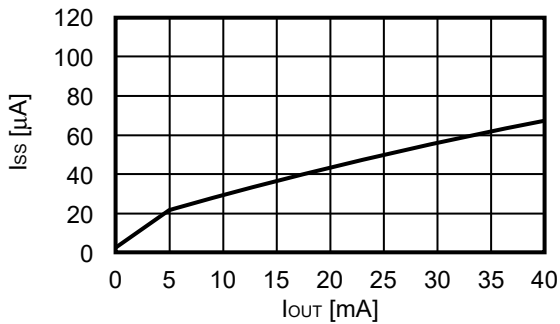
(2) $V_{OUT} = 5.0\text{ V}$

$-V_{DET} = 4.4\text{ V}$, $+V_{DET} = 4.7\text{ V}$, $V_{IN} = 7.0\text{ V}$, $V_{CD} = 0.0\text{ V}$

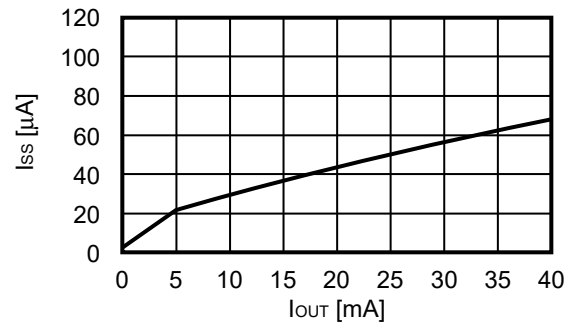


3.4 消費電流 - 出力電流 ($T_a = +25^\circ\text{C}$)

3.4.1 $V_{OUT} = 3.3\text{ V}$



3.4.2 $V_{OUT} = 5.0\text{ V}$

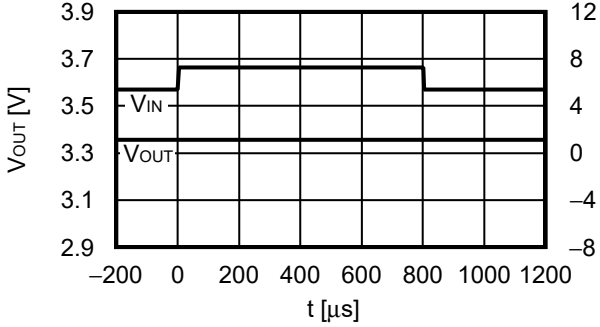


■ 参考データ

1. 入力過渡応答特性 (Ta = +25°C)

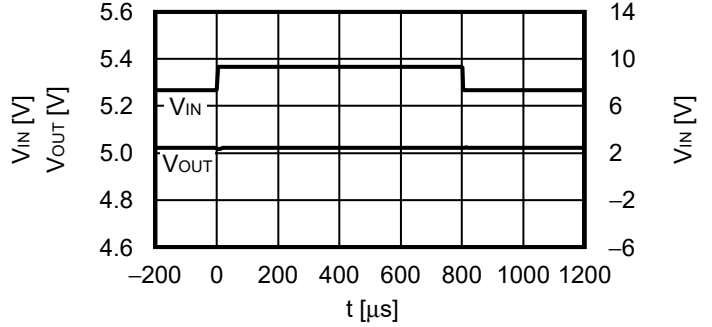
1.1 V_{OUT} = 3.3 V

I_{OUT} = 20 mA, C_L = 1.0 μF, V_{IN} = 5.3 V ↔ 7.3 V, t_r = t_f = 5.0 μs



1.2 V_{OUT} = 5.0 V

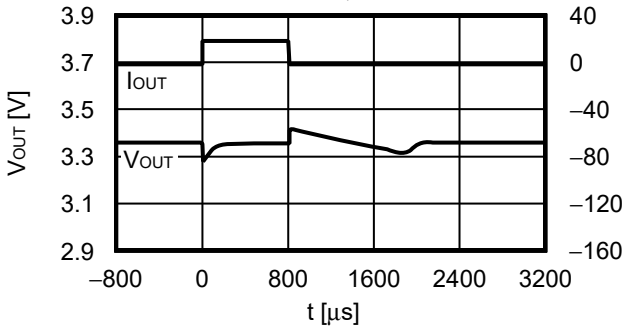
I_{OUT} = 20 mA, C_L = 1.0 μF, V_{IN} = 7.0 V ↔ 9.0 V, t_r = t_f = 5.0 μs



2. 負荷過渡応答特性 (Ta = +25°C)

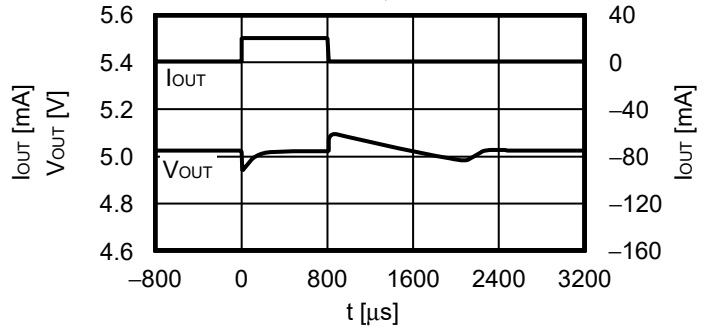
2.1 V_{OUT} = 3.3 V

V_{IN} = 5.3 V, C_{IN} = C_L = 1.0 μF, I_{OUT} = 0.1 mA ↔ 20 mA



2.2 V_{OUT} = 5.0 V

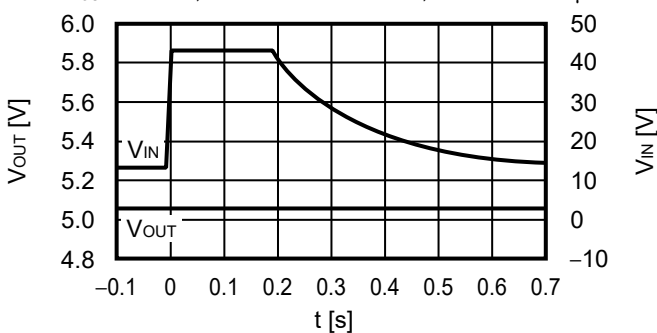
V_{IN} = 7.0 V, C_{IN} = C_L = 1.0 μF, I_{OUT} = 0.1 mA ↔ 20 mA



3. ロードダンプ特性 (Ta = +25°C)

3.1 V_{OUT} = 5.0 V

I_{OUT} = 0.1 mA, V_{IN} = 13.5 V ↔ 45.0 V, C_{IN} = C_L = 1.0 μF



4. 等価直列抵抗 – 出力電流特性例 (Ta = +25°C)

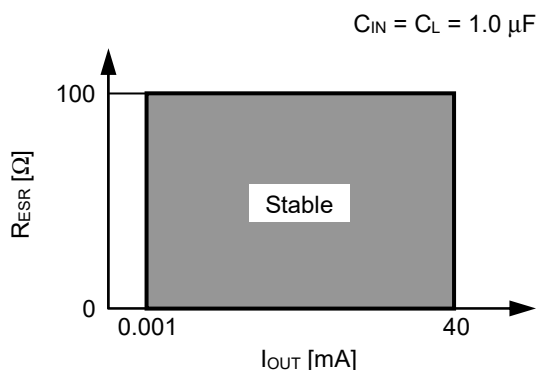
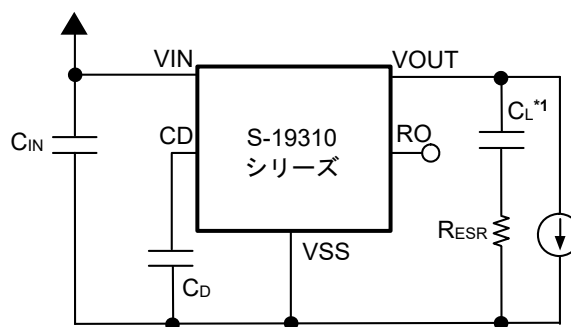


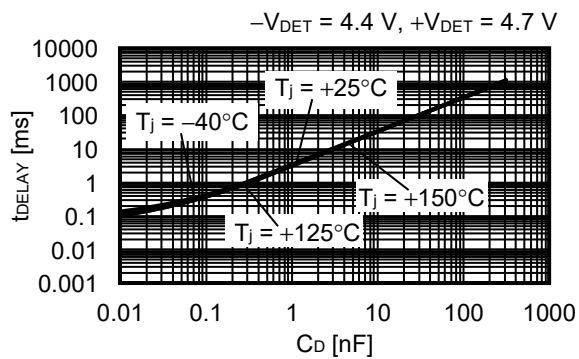
図30



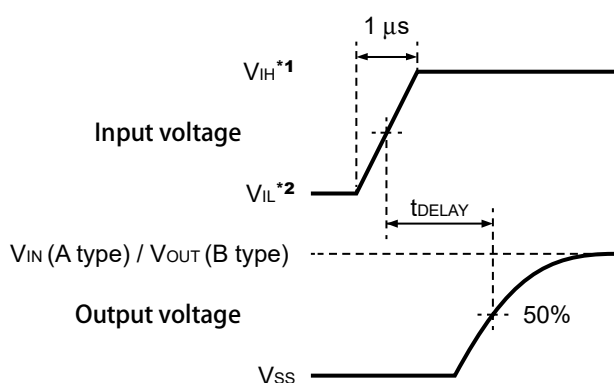
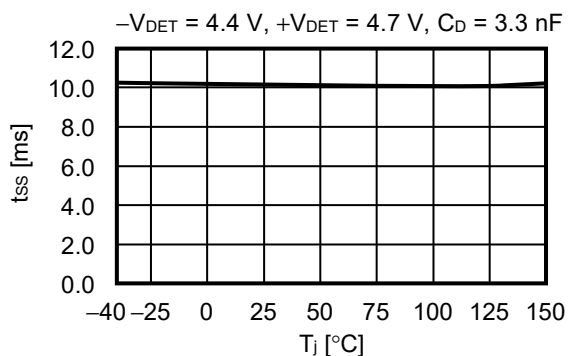
*1. CL : TDK株式会社 CGA4J3X8R1C105K (1.0 μF)

図31

5. 解除遅延時間 – CD端子容量 (出力端子容量なし)

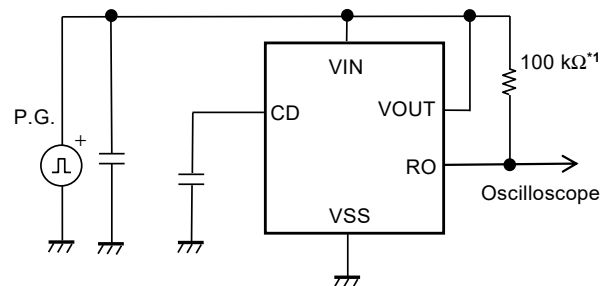


6. 解除遅延時間 – ジャンクション温度



- *1. $V_{IH} = V_{OUT(S)}$
- *2. $2.6\text{ V} \leq +V_{DET(S)} < 3.5\text{ V}$ 時、 $V_{IL} = 2.5\text{ V}$
 $3.5\text{ V} \leq +V_{DET(S)} \leq 5.0\text{ V}$ 時、 $V_{IL} = +V_{DET(S)} - 1.0\text{ V}$

図32 解除遅延時間の測定条件



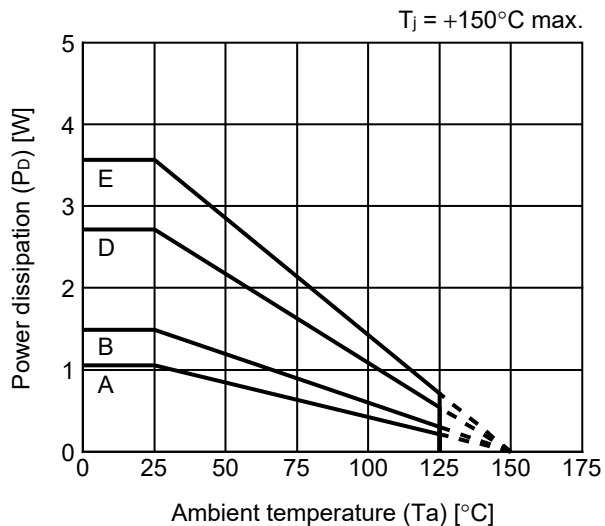
- *1. S-19310シリーズAタイプのみ。

図33 解除遅延時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

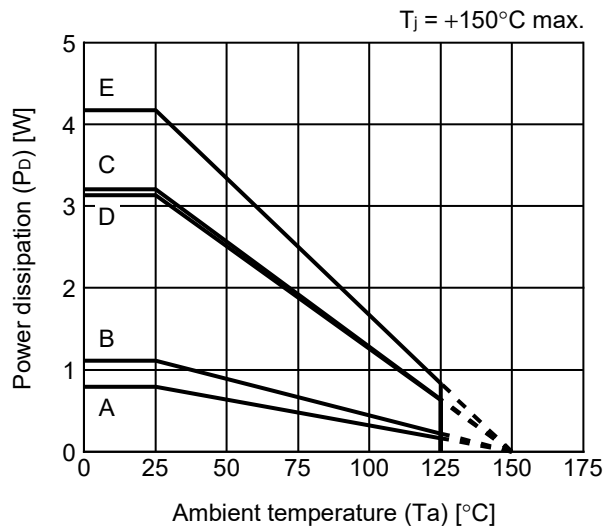
■ Power Dissipation

SOT-89-5



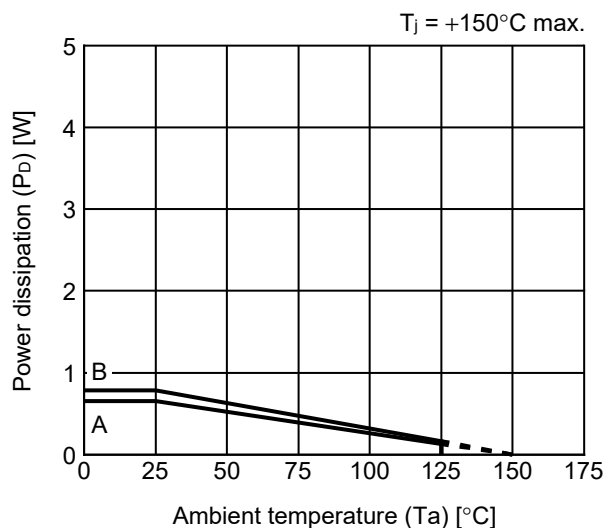
Board	Power Dissipation (P _D)
A	1.05 W
B	1.49 W
C	–
D	2.72 W
E	3.57 W

HTMSOP-8




Board	Power Dissipation (P _D)
A	0.79 W
B	1.11 W
C	3.21 W
D	3.13 W
E	4.17 W

SOT-23-5

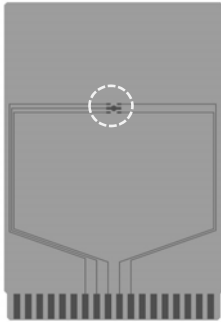


Board	Power Dissipation (P _D)
A	0.65 W
B	0.78 W
C	–
D	–
E	–

SOT-89-5 Test Board

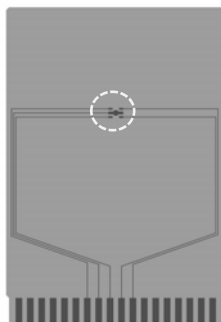
 IC Mount Area

(1) Board A



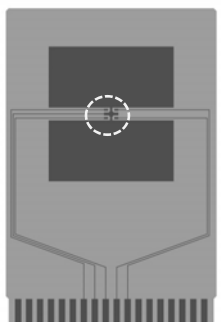
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



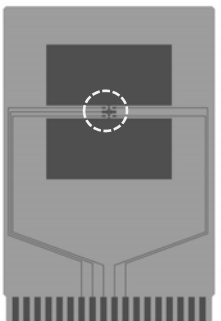
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(3) Board D



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(4) Board E




Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



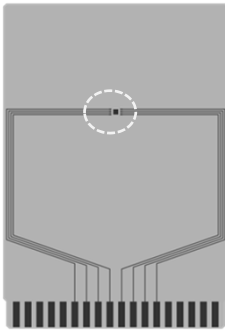
enlarged view

No. SOT895-A-Board-SD-1.0

HTMSOP-8 Test Board

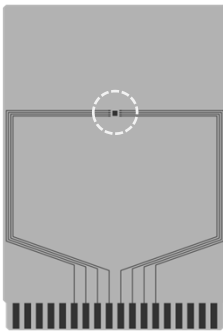
 IC Mount Area

(1) Board A



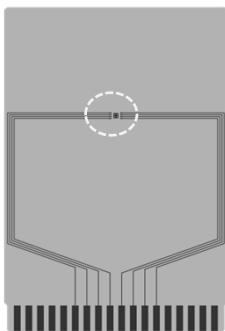
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



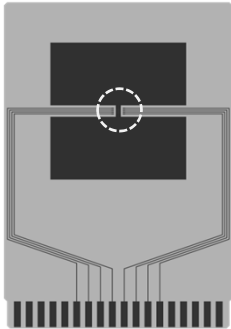
enlarged view

No. HTMSOP8-A-Board-SD-1.0

HTMSOP-8 Test Board

 IC Mount Area

(4) Board D

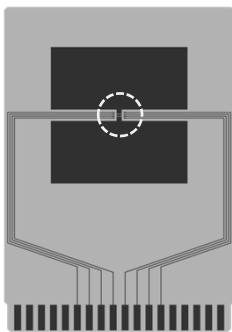


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



enlarged view

No. HTMSOP8-A-Board-SD-1.0

SOT-23-3/3S/5/6 Test Board

 IC Mount Area

(1) Board A



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. SOT23x-A-Board-SD-2.0



No. UP005-A-P-SD-2.0

TITLE	SOT895-A-PKG Dimensions
No.	UP005-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



→
Feed direction

No. UP005-A-C-SD-2.0

TITLE	SOT895-A-Carrier Tape
No.	UP005-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

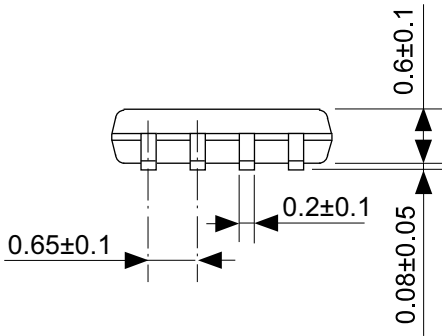
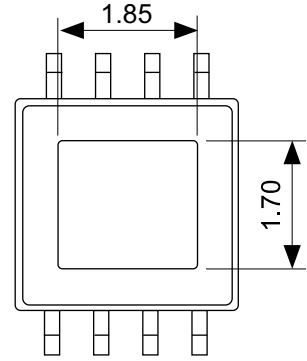
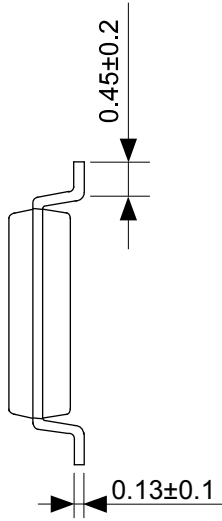
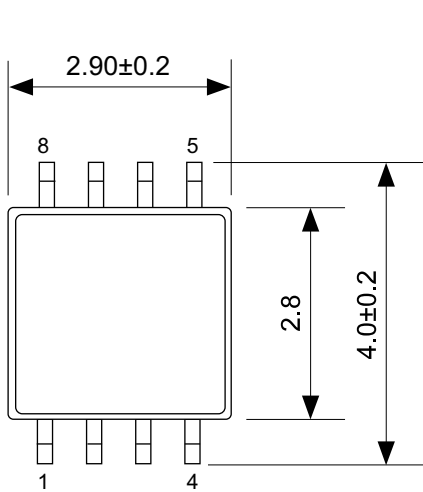


Enlarged drawing in the central part



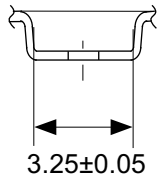
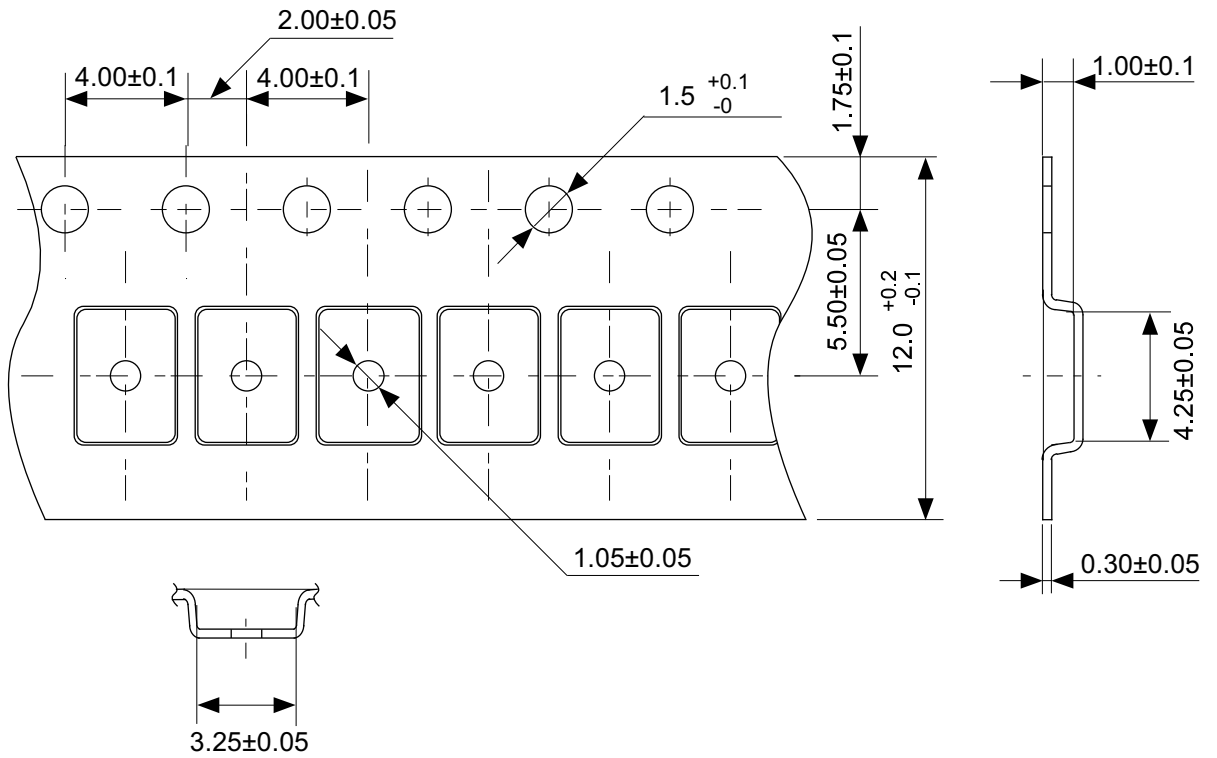
No. UP005-A-R-SD-1.1

TITLE	SOT895-A-Reel		
No.	UP005-A-R-SD-1.1		
ANGLE		QTY.	1,000
UNIT	mm		
ABLIC Inc.			



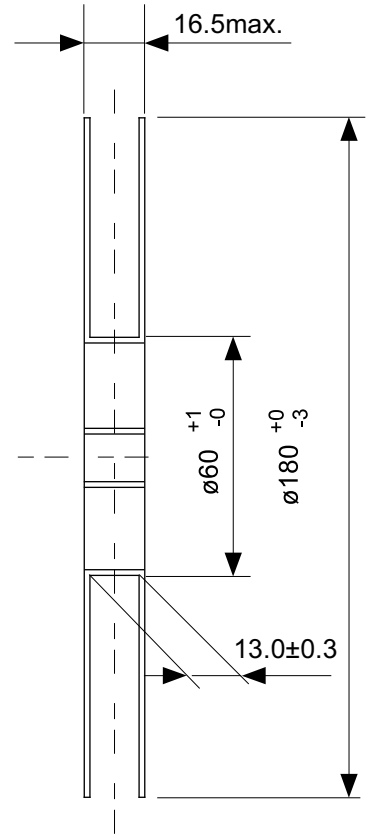
No. FP008-A-P-SD-2.0

TITLE	HTMSOP8-A-PKG Dimensions
No.	FP008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

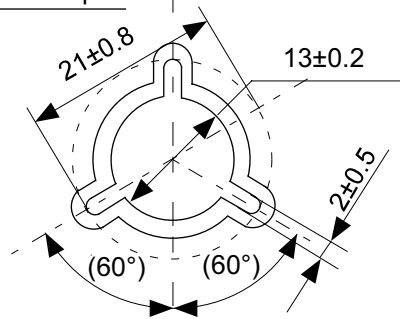


No. FP008-A-C-SD-1.0

TITLE	HTMSOP8-A-Carrier Tape
No.	FP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

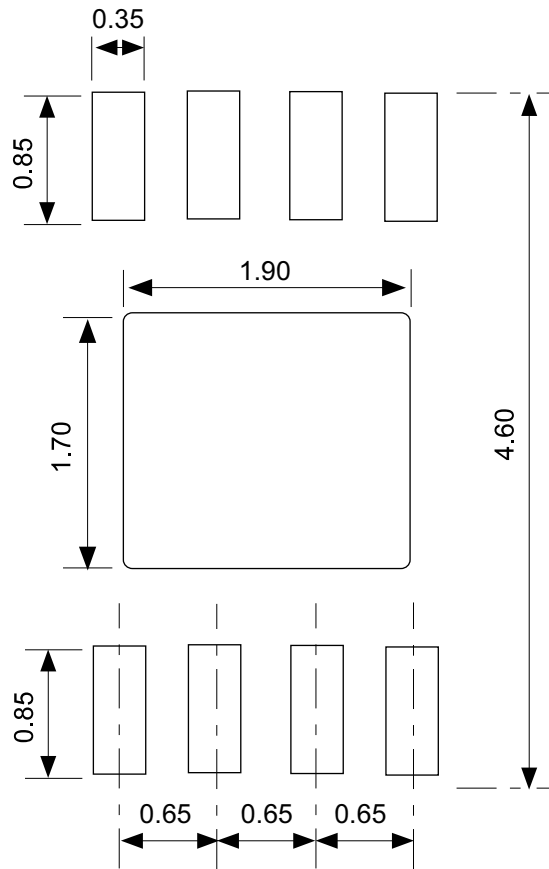


Enlarged drawing in the central part



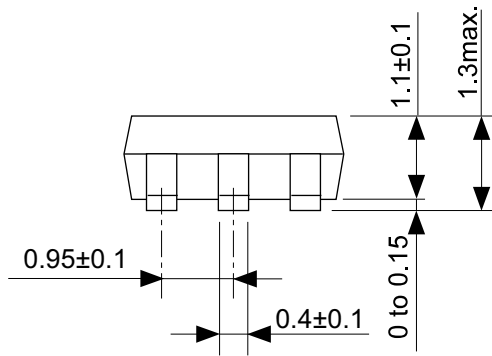
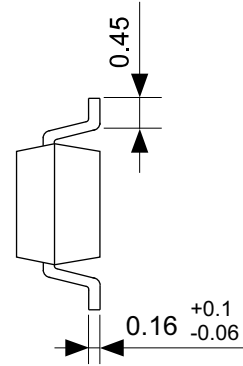
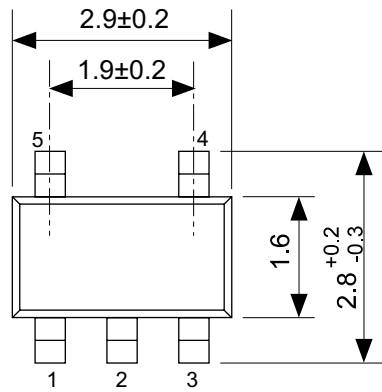
No. FP008-A-R-SD-1.0

TITLE	HTMSOP8-A-Reel		
No.	FP008-A-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. FP008-A-L-SD-2.0

TITLE	HTMSOP8-A -Land Recommendation
No.	FP008-A-L-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction →

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com